双通道 25A 或单通道 50A DC/DC µModule 稳压器

特 点

- **双通道 25A 或单通道 50A 输出**
- **输入电压范围：4.5V 至 15V**
- **输出电压范围：0.6V 至 1.8V**
- **在整个电压、负载和温度范围内具有 ±1.5% 的最大总 DC 输出误差**
- **差分远端采样放大器**
- **电流模式控制 / 快速瞬态响应**
- **可调开关频率**
- **频率同步**
- **过流折返保护**
- **可利用多个 ZCC4650 实现多相并联均流 (高达 300A)**
- **内部温度监视器**
- 引脚与 ZCC4620 (双通道 13A，单通道 26A) 及 ZCC4630 (双通道 18A，单通道 36A) 相兼容
- 可选的突发模式 (Burst Mode®) 操作
- 软起动 / 电压跟踪
- 输出过压保护
- 16mm x 16mm x 5.01mm BGA 封装

应 用

- 处理器、ASIC 和 FPGA 内核电源
- 电信和网络设备
- 存储和 ATCA 卡
- 工业设备

描 述

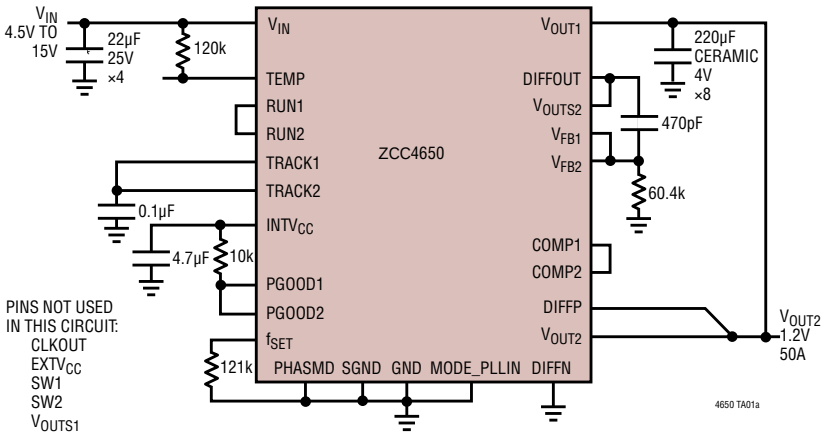
ZCC4650 是一款双通道 25A 或单通道 50A 输出开关模式降压型 DC/DC µModule® (电源模块) 稳压器。封装中内置了开关控制器、功率 FET、电感器和所有的支持组件。ZCC4650 可在一个 4.5V 至 15V 的输入电压范围内运作，支持两个输出电压范围均为 0.6V 至 1.8V (各由单个外部电阻器来设定) 的输出。该器件的高效率设计能够为每个输出提供高达 25A 的连续电流。仅需少量的输入和输出电容器。ZCC4650 的引脚与 ZCC4620 (双通道 13A，单通道 26A) 及 ZCC4630 (双通道 18A，单通道 36A) 相兼容。

这款器件支持频率同步、多相操作、突发模式操作以及用于电源轨排序的输出电压跟踪功能，并具有一个负责监视器件温度的内置温度二极管。高开关频率和电流模式架构的运用实现了针对电压和负载变化的快速瞬态响应，并且未牺牲稳定性。

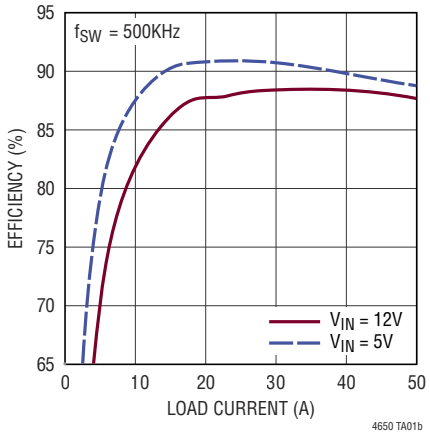
故障保护功能包括过压和过流保护。ZCC4650 采用 16mm x 16mm x 5.01mm BGA 封装。

典型应用

50A、1.2V 输出 DC/DC µModule 稳压器



1.2V_{OUT} 效率与 I_{OUT} 的关系曲线

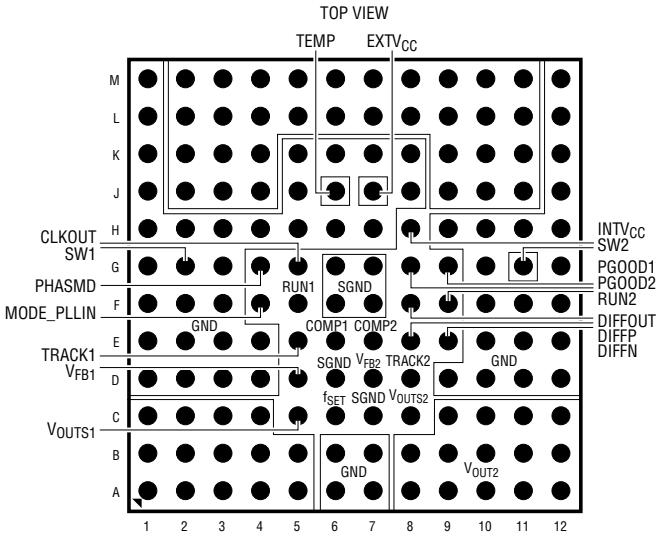


绝对最大额定值

(注 1)

V_{IN} ..... –0.3V 至 16V
V_{SW1}，V_{SW2} ..... –1V 至 16V
PGOOD1，PGOOD2，RUN1，RUN2，
$INTV_{CC}$，$EXTV_{CC}$ ..... –0.3V 至 6V
MODE_PLLIN，f_{SET}，TRACK1，TRACK2，
DIFFOUT，PHASMD ..... –0.3V 至 $INTV_{CC}$
V_{OUT1}，V_{OUT2}，V_{OUTS1}，V_{OUTS2} ..... –0.3V 至 6V
DIFFP，DIFFN ..... –0.3V 至 $INTV_{CC}$
COMP1，COMP2，V_{FB1}，V_{FB2} (注 5) ... –0.3V 至 2.7V
$INTV_{CC}$ 峰值输出电流 100mA
内部工作温度范围 (注 2) ..... –40°C 至 125°C
贮存温度范围 ..... –55°C 至 125°C
峰值封装体温度 ..... 245°C

引脚配置



BGA PACKAGE 144-LEAD (16mm × 16mm × 5.01mm)

T_{JMAX} = 125°C, θ_{JA} = 7°C/W, $\theta_{JCbottom}$ = 1.5°C/W, θ_{JCtop} = 3.7°C/W, $\theta_{JB} + \theta_{JBA} \cong$ 7°C/W
θ VALUES DEFINED PER JESD 51-12
WEIGHT = 3.2g

订购信息

无铅涂层	衬垫或焊球涂层	器件标记*		封装类型	MSL 等级	温度范围 (注 2)
		器件	涂层代码			
ZCC4650EY#PBF	AC305 (RoHS)	ZCC4650Y	e1	BGA	3	–40°C 至 125°C
ZCC4650IY#PBF	SAC305 (RoHS)	ZCC4650Y	e1	BGA	3	–40°C 至 125°C
ZCC4650IY	SnPb (63/37)	ZCC4650Y	e0	BGA	3	–40°C 至 125°C

电气特性

凡标注 ● 表示该指标适合规定的内部工作温度范围。以下指标针对每个独立的输出通道。T_A = 25°C (注 2)，V_{IN} = 12V，且 V_{RUN1} 和 V_{RUN2} 为 5V，除非特别注明。依据图 22 中的典型应用。

符号	参数	条件		最小值	典型值	最大值	单位
V_{IN}	输入 DC 电压		●	4.5		15	V
V_{OUT}	输出电压		●	0.6		1.8	V
$V_{OUT1(DC)}$， $V_{OUT2(DC)}$	输出电压, 随电压和 负载变化产生的总变化 (注 7)	C_{IN} = 22µF x 3，C_{OUT} = 100µF x 2 陶瓷， 470µF POSCAP V_{OUT} = 1.2V，I_{OUT} = 0A 至 25A	●	1.182	1.2	1.218	V
输入规格							
V_{RUN1}，V_{RUN2}	RUN 引脚接通 / 关断门限	RUN 上升		1.1	1.25	1.40	V
$V_{RUN1HYS}$，$V_{RUN2HYS}$	RUN 引脚接通迟滞				150		mV
$I_{INRUSH(VIN)}$	启动时的输入浪涌电流	I_{OUT} = 0A，C_{IN} = 22µF x 3，C_{SS} = 0.01µF， C_{OUT} = 100µF x 3，V_{OUT1} = 1.5V，V_{OUT2} = 1.5V			1		A
$I_{Q(VIN)}$	输入电源偏置电流	V_{IN} = 12V，V_{OUT} = 1.2V, 突发模式操作 V_{IN} = 12V，V_{OUT} = 1.2V, 脉冲跳跃模式 V_{IN} = 12V，V_{OUT} = 1.2V, 开关连续 停机，RUN = 0，V_{IN} = 12V			4.5 25 240 35		mA mA mA µA
$I_{S(VIN)}$	输入电源电流	V_{IN} = 4.5V，V_{OUT} = 1.2V，I_{OUT} = 25A V_{IN} = 12V，V_{OUT} = 1.2V，I_{OUT} = 25A			8.4 3.2		A A
输出规格							
$I_{OUT1(DC)}$，$I_{OUT2(DC)}$	输出连续电流范围	V_{IN} = 12V，V_{OUT} = 1.2V (注 6)		0		25	A
$\Delta V_{OUT1(LINE)}/V_{OUT1}$ $\Delta V_{OUT2(LINE)}/V_{OUT2}$	电压调节准确度	V_{OUT} = 1.2V，V_{IN} 从 4.5V 至 15V I_{OUT} = 0A (对于每个输出)	●		0.01	0.1	%/V
$\Delta V_{OUT1}/V_{OUT1}$ $\Delta V_{OUT2}/V_{OUT2}$	负载调节准确度	对于每个输出，V_{OUT} = 1.2V，0A 至 25A V_{IN} = 12V (注 6)	●		0.5	0.75	%
$V_{OUT1(AC)}$， $V_{OUT2(AC)}$	输出纹波电压	对于每个输出，I_{OUT} = 0A，C_{OUT} = 100µF x 3 陶瓷，470µF POSCAP，V_{IN} = 12V， V_{OUT} = 1.2V，频率 = 500kHz			15		mV_{P-P}
f_S (每个通道)	输出纹波电压频率	V_{IN} = 12V，V_{OUT} = 1.2V，f_{SET} = 1.25V (注 4)			500		kHz
f_{SYNC} (每个通道)	SYNC 捕获范围			400		780	kHz
$\Delta V_{OUTSTART}$ (每个通道)	开机过冲	C_{OUT} = 100µF 陶瓷，470µF POSCAP， V_{OUT} = 1.2V，I_{OUT} = 0A，V_{IN} = 12V			10		mV
t_{START} (每个通道)	开机时间	C_{OUT} = 100µF 陶瓷，470µF POSCAP， 无负载, TRACK/SS 通过 0.01µF 连接至 GND， V_{IN} = 12V			5		ms
$\Delta V_{OUT(LS)}$ (每个通道)	动态负载的峰值偏差	负载: 满负载的 0% 至 50% 至 0% C_{OUT} = 22µF x 3 陶瓷，470µF POSCAP V_{IN} = 12V，V_{OUT} = 1.5V			30		mV
t_{SETTLE} (每个通道)	动态负载阶跃的稳定时间	负载：满负载的 0% 至 50% 至 0%， V_{IN} = 12V，C_{OUT} = 100µF，470µF POSCAP			20		µs

无锡市至诚微电子有限公司
www.zcc-china.cn

电气特性

凡标注 ● 表示该指标适合规定的内部工作温度范围。以下指标针对每个独立的输出通道。T_A = 25°C (注 2)，V_{IN} = 12V，且 V_{RUN1} 和 V_{RUN2} 为 5V，除非特别注明。依据图 22 中的典型应用。

符号	参数	条件		最小值	典型值	最大值	单位
$I_{OUT(PK)}$ (每个通道)	输出电流限值	V_{IN} = 12V，V_{OUT} = 1.2V			35		A
控制部分							
V_{FB1}，V_{FB2}	V_{FB} 引脚上的电压	I_{OUT} = 0A，V_{OUT} = 1.2V	●	0.594	0.600	0.606	V
I_{FB}		(注 5)			−5	−20	nA
V_{OVL}	反馈过压闭锁		●	0.64	0.66	0.68	V
TRACK1 (I)，TRACK2 (I)	T跟踪引脚软起动上拉电流	TRACK1 (I)，TRACK2 (I) 在 0V 起动		1	1.25	1.5	µA
UVLO	欠压闭锁 (下降)				3.3		V
UVLO 迟滞					0.6		V
$t_{ON(MIN)}$	最小导通时间	(注 5)			90		ns
R_{FBHI1}，R_{FBHI2}	位于 V_{OUTS1}、V_{OUTS2} 和 V_{FB1}、V_{FB2} 引脚之间的电阻器 (对于每个通道)			60.05	60.4	60.75	kΩ
V_{PGOOD1}，V_{PGOOD2} 低	PGOOD 电压为低电平	I_{PGOOD} = 2mA			0.1	0.3	V
I_{PGOOD}	PGOOD 漏电流	V_{PGOOD} = 5V				±5	µA
V_{PGOOD}	PGOOD 跳变电平	V_{FB} 相对设定的输出电压 V_{FB} 斜坡下降 V_{FB} 斜坡上升			 −10 10		 % %
$INTV_{CC}$ 线性稳压器							
V_{INTVCC}	内部 V_{CC} 电压	6V < V_{IN} < 15V		4.8	5	5.2	V
V_{INTVCC} 负载调节	$INTV_{CC}$ 负载调节	I_{CC} = 0mA 至 50mA			0.75	2	%
V_{EXTVCC}	$EXTV_{CC}$ 切换电压	$EXTV_{CC}$ 斜坡上升		4.5	4.7		V
$V_{EXTVCC(DROP)}$	$EXTV_{CC}$ 压差	I_{CC} = 20mA，V_{EXTVCC} = 5V			50	100	mV
$V_{EXTVCC(HYST)}$	$EXTV_{CC}$ 迟滞				220		mV
振荡器和锁相环							
频率标称值	标称频率	f_{SET} = 1.2V		450	500	550	kHz
频率低	最低频率	f_{SET} = 0.93V			400		kHz
频率高	最高频率	f_{SET} > 2.4V，高达 $INTV_{CC}$			780		kHz
f_{SET}	频率设定电流			9	10	11	µA
R_{MODE_PLLIN}	MODE_PLLIN 输入电阻				250		kΩ
CLKOUT	相位 (相对于 V_{OUT1})	PHASMD = GND PHASMD = 浮置 PHASMD = $INTV_{CC}$			60 90 120		度 度 度
CLK 高 CLK 低	时钟高输出电压 时钟低输出电压			2		 0.2	V V

电气特性

凡标注 ● 表示该指标适合规定的内部工作温度范围。以下指标针对每个独立的输出通道。T_A = 25°C (注 2)，V_{IN} = 12V，且 V_{RUN1} 和 V_{RUN2} 为 5V，除非特别注明。依据图 22 中的典型应用。

符号	参数	条件		最小值	典型值	最大值	单位
差分放大器							
A_V 差分放大器	增益				1		V/V
R_{IN}	输入电阻	在 DIFFP 输入端上测量			80		kΩ
V_{OS}	输入偏移电压	V_{DIFFP} = $V_{DIFFOUT}$ = 1.5V，$I_{DIFFOUT}$ = 100µA				3	mV
PSRR 差分放大器	电源抑制比	5V < V_{IN} < 15V			90		dB
I_{CL}	最大输出电流				3		mA
$V_{OUT(MAX)}$	最大输出电压	$I_{DIFFOUT}$ = 300µA		$INTV_{CC}$ – 1.4			V
GBW	增益带宽乘积				3		MHz
V_{TEMP}	二极管连接的 PNP	I = 100µA			0.6		V
TC	温度系数		●		–2.2		mV/C

注 1：高于「绝对最大额定值」部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

注 2：ZCC4650 在脉冲负载条件下进行测试以使 $T_J \approx T_A$。ZCC4650E 保证在 0°C 至 125°C 的内部温度范围内满足规定性能要求。–40°C 至 125°C 内部工作温度范围内的指标通过设计、特性分析和统计过程控制中的相关性来保证。ZCC4650I 的性能指标在 –40°C 至 125°C 的整个内部工作温度范围内得到保证。请注意，与这些规格指标相符的最大环境温度由特定的工作条件与电路板布局、封装的额定热阻及其他环境因素共同决定。

注 3：两路输出单独测试，而且给每路输出施加了相同的测试条件。

注 4：器件 ZCC4650 专为在 400kHz 至 750kHz 的频率范围内运作而设计。

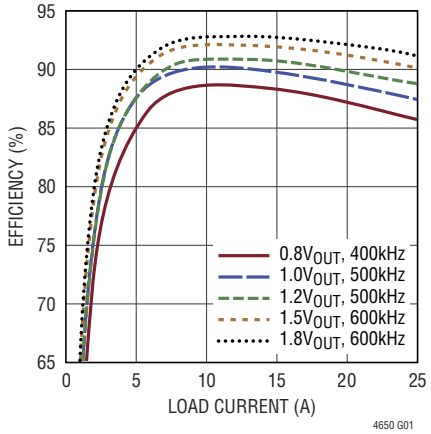
注 5：这些参数在晶圆分选时进行测试。

注 6：参见对于不同的 V_{IN}、V_{OUT} 和 T_A 条件下的输出电流降额曲线。

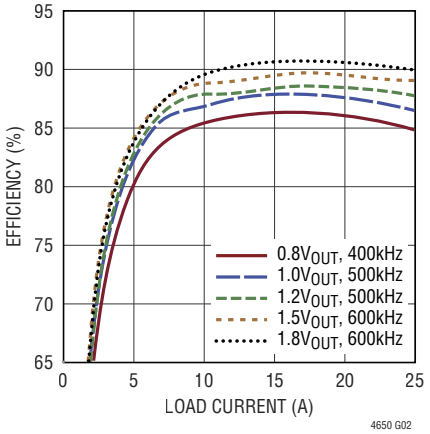
注 7：总 DC 输出电压误差包括整个温度、电压和负载调节范围内的所有误差，以及集成的上端反馈电阻器之容差。

典型性能特征

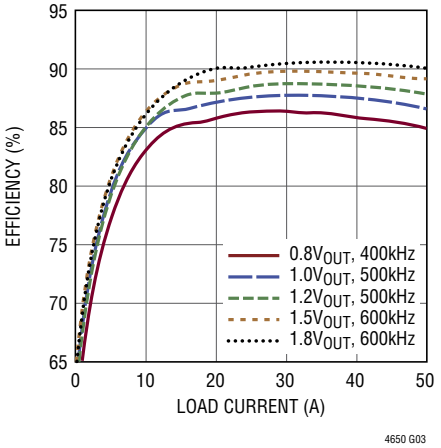
效率与输出电流的关系，
V_{IN} = 5V



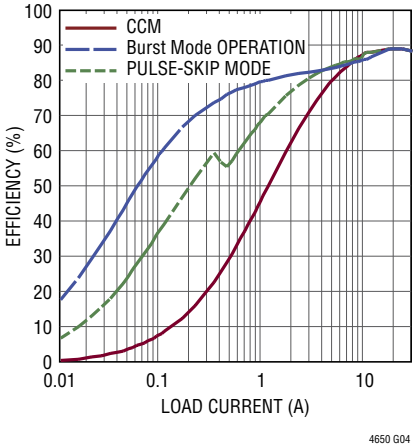
效率与输出电流的关系，
V_{IN} = 12V



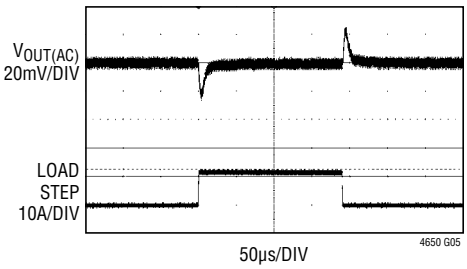
双相单输出效率与输出电流的关系，
V_{IN} = 12V，f_S = 500kHz



突发模式和脉冲跳跃模式效率
V_{IN} = 12V，V_{OUT} = 1.2V，
f_S = 500kHz

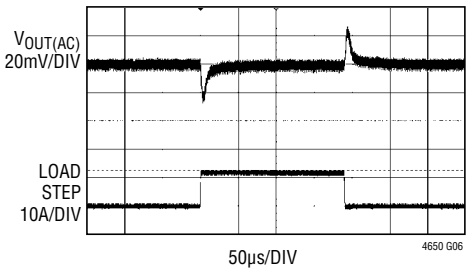


1V 双相单输出负载瞬态响应



$12V_{IN}$, $1V_{OUT}$, 500kHz, 12.5A LOAD STEP,
10A/µs STEP-UP AND STEP-DOWN
C_{OUT} = 8× 220µF CERAMIC
C_{FF} = 470pF

1.2V 双相单输出负载瞬态响应

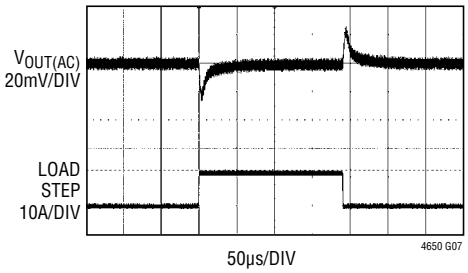


$12V_{IN}$, $1.2V_{OUT}$, 500kHz, 12.5A LOAD STEP,
10A/µs STEP-UP AND STEP-DOWN
C_{OUT} = 8× 220µF CERAMIC
C_{FF} = 470pF

无锡市至诚微电子有限公司
www.zcc-china.cn

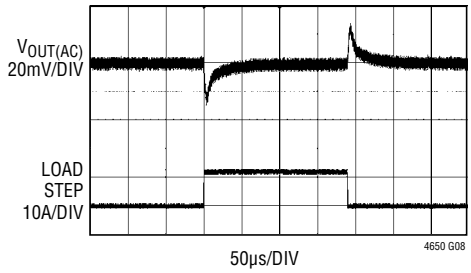
典型性能特征

1.5V 双相单输出负载瞬态响应



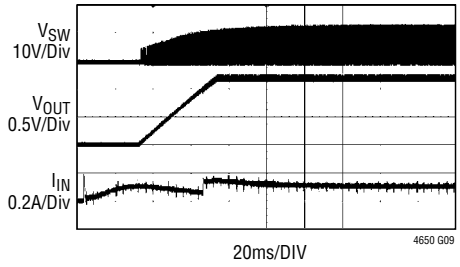
$12V_{IN}$, $1.5V_{OUT}$, 600kHz, 12.5A LOAD STEP,
10A/µs STEP-UP AND STEP-DOWN
C_{OUT} = 8× 220µF CERAMIC
C_{FF} = 470pF

1.8V 双相单输出负载瞬态响应



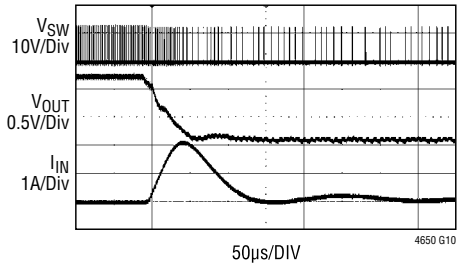
$12V_{IN}$, $1.8V_{OUT}$, 600kHz, 12.5A LOAD STEP,
10A/µs STEP-UP AND STEP-DOWN
C_{OUT} = 8× 220µF CERAMIC
C_{FF} = 470pF

无负载时的单相启动



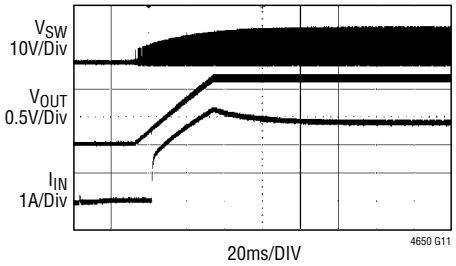
$12V_{IN}$, $1.2V_{OUT}$, 500kHz
C_{OUT} = 1× 470µF POSCAP + 2× 100µF
CERAMIC, C_{SS} = 0.1µF

施加了 25A 负载时的单相启动



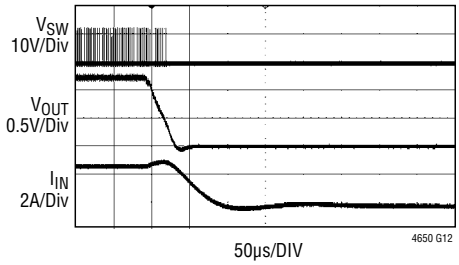
$12V_{IN}$, $1.2V_{OUT}$, 500kHz
C_{OUT} = 1× 470µF POSCAP + 2× 100µF
CERAMIC, C_{SS} = 0.1µF

无负载时的单相短路保护



$12V_{IN}$, $1.2V_{OUT}$, 500kHz
C_{OUT} = 1× 470µF POSCAP + 2× 100µF
CERAMIC, C_{SS} = 0.1µF

具有 25A 负载时的单相短路保护



$12V_{IN}$, $1.2V_{OUT}$, 500kHz
C_{OUT} = 1× 470µF POSCAP + 2× 100µF
CERAMIC

引脚功能 (建议使用测试点以监视信号引脚连接。)

各 µModule 产品的行和列标记可能存在差异。请仔细查看每种封装布局。

V_{OUT1} (A1-A5、B1-B5、C1-C4)：电源输出引脚。把输出负载施加在这些引脚与 GND 引脚之间。建议直接把输出去耦电容布设在这些引脚和 GND 引脚之间。参考表 4。

GND (A6-A7、B6-B7、D1-D4、D9-D12、E1-E4、E10-E12、F1-F3、F10-F12、G1、G3, G10、G12、H1-H7、H9-H12、J1、J5、J8、J12, K1、K5-K8、K12、L1、L12、M1、M12)：用于输入和输出回路的电源地引脚。

V_{OUT2} (A8-A12、B8-B12、C9-C12)：电源输出引脚。将输出负载施加在这些引脚与 GND 引脚之间。建议直接把输出去耦电容布设在这些引脚和 GND 引脚之间。检查表 4。

V_{OUTS1}、V_{OUTS2} (C5, C8)：该引脚连接至用于每个输出的内部上端反馈电阻器的顶部。此引脚可直接连接至其特定的输出，或者连接至 DIFFOUT (当采用远端采样放大器时)。在并联模块中，V_{OUTS} 引脚之一连接至 DIFFOUT 引脚 (采用远端采样时) 或直接连接至 V_{OUT} (未采用远端采样时)。因为这是反馈通路，所以应把这些引脚连接至 DIFFOUT 或 V_{OUT}，而且不能置于开路状态，这一点非常重要。见「应用信息」部分。

f_{SET} (C6)：频率设定引脚。从该引脚提供一个 10µA 电流。一个连接在该引脚和地之间的电阻器负责设定一个电压，此电压接着设置工作频率。或者，也可以采用一个能设定工作频率的 DC 电压来驱动该引脚。见「应用信息」部分。

SGND (C7、D6、G6-G7、F6-F7)：信号地引脚。用于所有模拟和低功率电路的返回接地通路。在应用中连接单根接线至输出电容器 GND。见图 11 中的布局指引。

V_{FB1}、V_{FB2} (D5、D7)：用于每个通道的误差放大器的负输入。在内部，该引脚通过一个 60.4kΩ 高精度电阻器连接至 V_{OUTS1} 或 V_{OUTS2}。可利用一个连接在 V_{FB} 和 GND 引脚之间的附加电阻器设置不同的输出电压。在多相 (PolyPhase®) 操作中，把 V_{FB} 引脚连接在一起可实现并联运作。详见「应用信息」部分。

TRACK1、TRACK2 (E5、D8)：输出电压跟踪引脚和软起动输入。每个通道具有一个 1.3µA 上拉电流源。当一个通道被配置为两个通道的主控器时，则一个连接在该引脚和地之间的电容器将设定一个软起动斜坡速率。剩下的那个通道可被设置为受控器，并通过一个分压器把主控器的输出施加至受控器输出的跟踪引脚。对于重合跟踪，该分压器等同于受控器输出的反馈分压器。见「应用信息」部分。

COMP1、COMP2 (E6、E7)：用于每个通道的电流控制门限和误差放大器补偿点。电流比较器门限随着该控制电压的升高而升高。把 COMP 引脚连接在一起可实现并联运作。该器件采用内部补偿方式。

DIFFP (E8)：远端采样放大器的正输入。该引脚连接至输出电压的远端采样点。见「应用信息」部分。

DIFFN (E9)：远端采样放大器的负输入。该引脚连接至输出 GND 的远端采样点。见「应用信息」部分。

MODE_PLLIN (F4)：强制连续模式、突发模式操作或脉冲跳跃模式选择引脚以及至相位检波器引脚的外部同步输入。把该引脚连接至 SGND 可使两个通道全部进入强制连续操作模式。连接至 $INTV_{CC}$ 可启用脉冲跳跃操作模式。而把该引脚浮置则将使能突发模式操作。在该引脚上布设一个时钟将强制两个通道都进入连续操作模式，并同步至施加在该引脚上的外部时钟。

引脚功能 (建议使用测试点以监视信号引脚连接。)

RUN1、RUN2 (F5、F9)：运行控制引脚。当这些引脚上的电压高于 1.25V 时，将开启模块中的每个通道。当 RUN 引脚上的电压低于 1.25V 时，将关闭相关的通道。每个 RUN 引脚具有一个 1μA 上拉电流，当 RUN 引脚的电压达到 1.2V 时，将给该引脚增添一个额外的 4.5μA 上拉电流。

DIFFOUT (F8)：内部远端采样放大器输出。把该引脚连接至 V_{OUTS1} 或 V_{OUTS2} (取决于哪一个输出正在运用远端采样)。在并联操作中，把其中的一个 V_{OUTS} 引脚连接至 DIFFOUT 以进行远端采样。

SW1、SW2 (G2、G11)：每个通道用于测试目的的开关节点。另外，还可以施加一个 R-C 减振器网络以降低或消除开关节点振铃，否则将这些引脚浮置。见「应用信息」部分。

PHASMD (G4)：把该引脚连接至 SGND、$INTV_{CC}$ 或将该引脚浮置，以分别将 CLKOUT 的相位选择为 60°、120°和 90°。

CLKOUT (G5)：具有相位控制功能的时钟输出，其采用 PHASMD 引脚来启用器件之间的多相操作。见「应用信息」部分。

PGOOD1、PGOOD2 (G9, G8)：输出电压电源良好指示器。当输出电压不在稳压点的 ±10% 以内时，该漏极开路逻辑输出被拉至地。

$INTV_{CC}$ (H8)：内部 5V 稳压器输出。控制电路和内部栅极驱动器由该电压供电。利用一个 4.7μF 低 ESR 钽电容器或陶瓷电容器把该引脚去耦至 PGND。当 RUN1 或 RUN2 启动时，$INTV_{CC}$ 启动。

TEMP (J6)：温度监视器。一个位于该引脚和 SGND 之间的内部二极管连接的 NPN 晶体管和 10nF 滤波电容器。见「应用信息」部分。

$EXTV_{CC}$ (J7)：当 $EXTV_{CC}$ 电压高于 4.7V 时，通过一个连接至 $INTV_{CC}$ 的开关启用该外部电源输入。不要让该输入上的电压超过 6V，当 V_{IN} 工作电压为 5V 时把该引脚连接至 V_{IN}。效率的增加将与 (V_{IN} – $INTV_{CC}$) x 功率 MOSFET 驱动器电流的乘积呈某种函数关系。典型电流要求为 30mA。V_{IN} 必须在 $EXTV_{CC}$ 之前施加，而 $EXTV_{CC}$ 则必须在 V_{IN} 之前移除。

V_{IN} (M2-M11、L2-L11、J2-J4、J9-J11、K2-K4、K9-K11)：电源输入引脚。将输入电压施加在这些引脚与 GND 引脚之间。建议直接把输入去耦电容布设在 V_{IN} 引脚和 GND 引脚之间。

散热器 (顶部裸露金属)：顶部裸露金属未进行电气连接。

无锡市至诚微电子有限公司
www.zcc-china.cn

简化方框

图

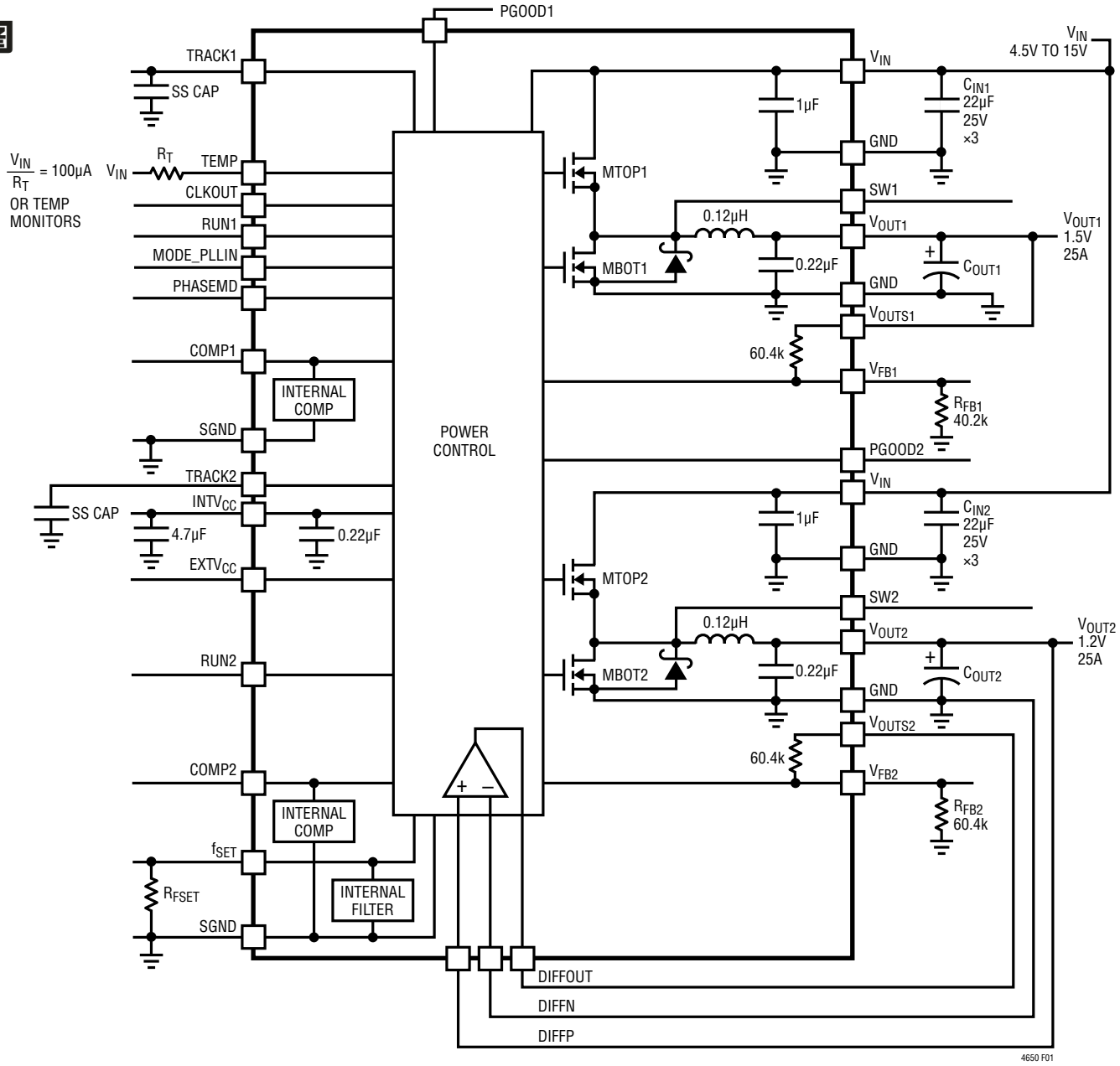


图 1：ZCC4650 的简化方框图

去耦要求 T_A = 25°C。使用图 1 配置。

符号	参数	条件		最小值	典型值	最大值	单位
C_{IN1}，C_{IN2}	外部输入电容器要求 (V_{IN1} = 4.5V 至 15V，V_{OUT1} = 1.5V) (V_{IN2} = 4.5V 至 15V，V_{OUT2} = 1.0V)	 I_{OUT1} = 25A I_{OUT2} = 25A		 44 44	 66 66		 µF µF
C_{OUT1} C_{OUT2}	外部输出电容器要求 (V_{IN1} = 4.5V 至 15V，V_{OUT1} = 1.5V) (V_{IN2} = 4.5V 至 15V，V_{OUT2} = 1.0V)	 I_{OUT1} = 25A I_{OUT2} = 25A		 600 600	 800 800		 µF µF

工作原理

电源模块描述

ZCC4650 是一款双输出独立型非隔离式开关模式 DC/DC 电源。该器件能够利用极少的外部输入和输出电容器，以及极少的设置组件，提供两个 25A 输出。此模块可提供精确调节的输出电压 (当采用 4.5V 至 15V 输入电压时，利用外部电阻器能设定 $0.6V_{DC}$ 至 $1.8V_{DC}$ 范围的输出电压)。典型应用原理图示于图 22。

ZCC4650 具有两个集成型恒定频率电流模式稳压器以及具快速开关速度的内置功率 MOSFET 器件。典型开关频率为 400kHz 至 600kHz (取决于输出电压)。对于那些对开关噪声敏感的应用，可在外部对其进行同步处理 (可同步范围从 400kHz 至 780KHz)。可采用一个电阻器在 FSET 引脚上设置自由振荡频率。见「应用信息」部分。

ZCC4650 模块采用了电流模式控制和内部反馈环路补偿，拥有足够的稳定裕量和优良的瞬态响应性能，并可采用各种各样的输出电容器，甚至是全陶瓷输出电容器。

电流模式控制可在过流情况下提供逐周期快速电流限制和折返电流限制。假如输出反馈电压离开了一个以稳压点为中心的 ±10% 窗口，则内部过压和欠压比较器把漏极开路 PGOOD 输出拉至低电平。当输出电压超过稳压点达 10% 以上时，下端 MOSFET 将接通以对输出电压进行箝位。上端 MOSFET 将关断。该过压保护电路参考于反馈电压。

把 RUN 引脚拉至 1.1V 以下将强制稳压器进入一种停机状态 (通过把两个 MOSFET 全部关断来实现)。TRACK 引脚用于在启动期间设置输出电压斜坡和电压跟踪，或者用于稳压器的软起动。见「应用信息」部分。

ZCC4650 采用内部补偿的方式，以在所有的工作条件下保持稳定。表 4 提供了一个针对多种工作条件的输入和输出电容指引。为了进行瞬态和稳定性分析，将提供凌力尔特 µModule 电源设计工具。V_{FB} 引脚用于通过单个连接至地的外部电阻器来设置输出电压。一个差分远端采样放大器可用于在负载点上对一路输出进行准确的输出电压检测，或者，在并联操作中于负载点上检测输出电压。

借助 MODE_PLLIN、PHASMD 和 CLKOUT 引脚可以容易地使用多相操作。通过把 PHASMD 引脚设置为不同的电平，就能实现多达 12 个相位彼此之间的同时运行。见「应用信息」部分。

利用可选的突发模式操作或脉冲跳跃操作 (采用 MODE_PLLIN 引脚进行选择) 可在轻负载条件下实现高效率。这些轻负载特性将适应电池操作。在「典型性能特征」部分中提供了针对轻负载操作的效率曲线。详见「应用信息」部分。

在模块的内部包括一个通用型温度二极管，用于监视模块的温度。详见「应用信息」部分。

开关引脚可用于功能操作监视，并可谨慎地在开关引脚上布设一个接地的电阻器-电容器减振器电路，以衰减转换边沿上的任何高频振铃。详见「应用信息」部分。

应用信息

图 22 示出了典型的 ZCC4650 应用电路。外部组件选择主要取决于最大负载电流和输出电压。针对特定应用的具体外部电容器要求请参阅表 4。

V_{IN} 至 V_{OUT} 降压比

针对某种给定的输入电压，可实现的最大 V_{IN} 和 V_{OUT} 降压比受到限制。ZCC4650 的每个输出都能提供 98% 的占空比，但是 V_{IN} 至 V_{OUT} 的最小压差仍然为其负载电流的一个函数，并将限制与上开关管高占空比有关的输出电流能力。最小导通时间 $t_{ON(MIN)}$ 是在某个规定占空比和某一特定频率下操作时另一个需要考虑的因素，这源于 $t_{ON(MIN)} < D/f_{SW}$ (其中，D 为占空比，f_{SW} 为开关频率) 的事实。在电参数中，$t_{ON(MIN)}$ 被规定为 90ns。

输出电压设置

PWM 控制器具有一个内部 0.6V 基准电压。如「方框图」中所示，在 V_{OUTS1} 和 V_{FB1} 之间以及 V_{OUTS2} 和 V_{FB2} 之间连接了一个 60.4kΩ 的内部反馈电阻器。把这些引脚连接至其各自的输出对于实现正确的反馈调节非常重要。倘若 V_{OUTS1} 和 V_{OUTS2} 引脚被浮置 (当用作单独稳压器或至少其中一个在并联稳压器中使用时)，就会发生过压。当 V_{FB1} 或 V_{FB2} 上未布设反馈电阻器时，输出电压将默认至 0.6V。在 V_{FB} 引脚与 GND 之间增设一个电阻器 R_{FB}，可设置输出电压：

$$V_{OUT} = 0.6V \bullet \frac{60.4k + R_{FB}}{R_{FB}}$$

表 1：V_{FB} 电阻器表与各种输出电压的相互关系

V_{OUT}	0.6V	0.8V	0.9V	1.0V	1.2V	1.5V	1.8V
R_{FB}	开路	182k	121k	90.9k	60.4k	40.2k	30.2k

对于多个通道并联运作的情形，相同的反馈设定电阻器可用于并联设计。通过把 V_{OUTS1} 连接至输出 (如图 2 所示)，这样做就把内部的一个 60.4k 电阻器连接到输出。如图 2 所示，然后把所有的 V_{FB} 引脚与一个设定电压的电阻器连接在一起。

在并联操作中，V_{FB} 引脚具有一个 20nA 的最大 I_{FB} 电流 (每通道)。如欲减少由于该电流所引起的输出电压误差，可把另外一个 V_{OUTS} 引脚连接至 V_{OUT}，并可采用一个额外的 R_{FB} 电阻器来降低该电流流过的总体戴维南 (Thevenin) 等效电阻。以图 2 为例，V_{FB} 引脚的总体 Thevenin 等效电阻为 (60.4k//R_{FB})，其数值等于 30.2k (对于一个 1.2V 输出，R_{FB} 等于 60.4k)。4 个相位并联可看作一个 4 • I_{FB} = 80nA (最大值) 的最坏情况反馈电流。电压误差为 80nA • 30.2k = 2.4mV。如图 2 所示，如果 V_{OUTS2} 连接至 V_{OUT}，而另一个 60.4k 电阻器连接在 V_{FB2} 和地之间，则电压误差减小至 1.2mV。如果该电压误差可接受，则无需额外的连接。内置 60.4k 电阻器的准确度为 0.5%，而 V_{FB} 电阻器的准确度可由用户根据需要来选择。所有的 COMP 引脚都连接在一起，以实现相位之间的均流。可以把 TRACK/SS 引脚连接在一起，并使用单个软起动电容器实现稳压器的软起动。软起动公式将需要增大软起动电流参数 (增加的倍数为并联的通道数)。见「输出电压跟踪」部分。

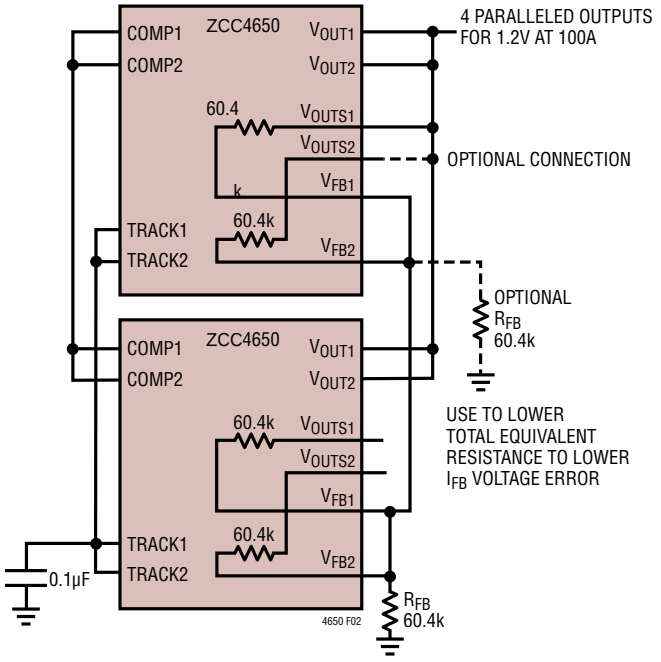


图 2：4 相并联配置

应用信息

输入电容器

ZCC4650 模块应连接至一个低 AC 阻抗 DC 电源。对于稳压器输入，每个通道需要两个 22μF 输入陶瓷电容器以抑制 RMS 纹波电流。可采用一个 47μF 至 100μF 的表面贴装型大容量铝电解电容器以提供更大的输入电容量。这个大容量输入电容器仅在输入端具有长的电感性引线和走线或源电容不足 (因而有损于输入源阻抗) 的条件下才需要使用。如果采用了低阻抗电源平面，则不需要这个大容量电容器。

对于一个降压型转换器，开关占空比可采用下式估算：

$$D = \frac{V_{OUT}}{V_{IN}}$$

如果不考虑电感器电流纹波，那么对于每个输出而言，输入电容器的 RMS 电流可运用下式来估算：

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \bullet \sqrt{D \bullet (1-D)}$$

在上式中，$\eta\%$ 是电源模块的估计效率。大容量电容器可以是一个开关电源等级的铝电解电容器、聚合物电容器。

输出电容器

ZCC4650 专为实现低输出电压纹波和上佳瞬态响应而设计。应选择具有足够低有效串联电阻 (ESR) 的大容量输出电容器 (定义为 C_{OUT})，以满足输出电压纹波和瞬态响应要求。C_{OUT} 可以是一个低 ESR 钽电容器、低 ESR 聚合物电容器或陶瓷电容器。每个输出的典型输出电容范围为 400μF 至 600μF。如果需要进一步降低输出纹波或动态响应尖峰，那么系统设计师或许需要额外的输出滤波电路。表 4 罗列了不同输出电压与输出电容器的对应列表，旨在最大限度地减小 12.5A (25%) 负载阶跃瞬变期间的电压降和过冲。借助该表能够优化总体等效 ESR 和总的电容量，从而优化瞬态性能。表 4 的列表考虑了稳定性准则，并将提供用于稳定性分析的凌力尔特 LTpowerCAD 设计工具。多相操作将降低有效输出纹波 (其与相位数目之间存在某种函数关系)。应用指南 77 (Application Note 77) 讨论了这种降噪与输出纹波电流抵消之间的关系，但是，应把输出电容作为稳定性和瞬态响应的一个函数谨慎地予以考虑。凌力尔特 μModule 电源设计工具能够计算当实现的相位数增加 N 倍时输出纹波的降低幅度。可在 V_{OUT} 和 V_{OUTS} 引脚之间串联一个 10Ω 至 50Ω 的小阻值电阻器，以允许波特图分析仪将一个信号注入控制环路并检验稳压器的稳定性。在 V_{OUT} 和 DIFFP 之间可以串联相同的电阻器，这样波特图分析仪可把一个信号注入控制环路并验证稳压器的稳定性。

突发模式操作

ZCC4650 能够在每个稳压器上执行突发模式操作，功率 MOSFET 在该模式中可根据负载需求间歇式地运作，从而节省静态电流。在那些以实现非常轻负载条件下效率最高作为高优先级的应用中，应执行突发模式操作。将 MODE_PLLIN 引脚浮置可使能突发模式操作。在该操作期间，电感器的峰值电流被设定为正常操作中最大峰值电流的约 1/3 (尽管 COMP 引脚上的电压指示一个较低的数值)。当电感器的平均电流大于负载要求时，COMP 引脚上的电压下降。当 COMP 电压降至低于 0.5V 时，BURST 比较器跳变，致使内部睡眠线路电平走高并把两个功率 MOSFET 全部关断。

在睡眠模式中，内部电路被部分关断，从而把每个输出的静态电流减小至大约 450μA。此时，负载电流由输出电容器提供。当输出电压下降时，导致 COMP 电压上升至高于 0.5V，内部睡眠线路电平随之走低，且 ZCC4650 恢复正常运作。下一个振荡器周期将接通上端功率 MOSFET，开关周期将重复。任一稳压器都可针对突发模式操作进行配置。

应用信息

脉冲跳跃模式操作

在那些希望于中等电流条件下实现低输出纹波和高效率的应用中，应采用脉冲跳跃模式。脉冲跳跃操作允许 ZCC4650 在低输出负载条件下跳过若干个周期，从而通过降低开关损
耗来提高效率。把 MODE_PLLIN 引脚连接至 $INTV_{CC}$ 可启用脉冲跳跃操作。在轻负载条件下，内部电流比较器有可能在几个周期中保持跳变并强制上端 MOSFET 持续几个周期处于关断状态，从而跳过若干个周期。在该模式中电感器电流不会反向。这种模式将保持较高的有效频率，因而输出纹波和噪声低于突发模式操作。任一稳压器都可针对脉冲跳跃模式进行配置。

强制连续操作

在那些固定频率操作比低电流效率更为关键以及期望实现最低输出纹波的应用中，应采用强制连续操作。可通过将 MODE_PLLIN 引脚连接至 GND 来使能强制连续操作。在该模式中，允许电感器电流在低输出负载期间反向，COMP 电压负责控制电流比较器的门限值，而上端 MOSFET 则始终在每个振荡周期开通。在启动期间，强制连续模式被关闭并阻止电感器电流反向，直到 ZCC4650 的输出电压处于调节状态为止。任一稳压器都可针对强制连续模式进行配置。

多相操作

对于需要 25A 以上电流的输出负载，可将 ZCC4650 中的两个输出甚至多个 ZCC4650 多相位并联运行，以 在不增加输入和输出电压纹波的情况下提供更大的输出电
流。
MODE_PLLIN 引脚允许 ZCC4650 同步至一个外部时钟 (介于 400kHz 和 780kHz 之间)，而内部锁相环还允 许 ZCC4650 锁定至一个输入的时钟相位。CLKOUT 信号
可连接至下一级的 MODE_PLLIN 引脚，以配置整个系统的频率和相位。把 PHASMD 引脚连接至 INTVcc、SGND 或 (浮置) 将分别产生一个 120°、60°或 90°的相位差(在 MODE_PLLIN 和 CLKOUT 之间)。通过把每个 ZCC4650 通道的 PHASMD 引脚设置为不同的电平，总共可级联 12 个相位以使它们彼此同时运行。图 3 示出了针对采用 PHASMD 表之时钟定相的 2 相设计、4 相设计和 6 相设计实例。

多相电源可显著降低输入和输出电容器中的纹波电流值。RMS 输入纹波电流的减小和有效纹波频率的倍增与使用的相位个数相关 (假设输入电压大于使用的相位数与输出电压的乘积)。当所有的输出连接在一起以实现单个高输出电流设计时，输出纹波幅度的减小也和使用的相位个数相关。

ZCC4650 器件是一款固有的电流模式控制型器件，因此并联模块将拥有非常优良的均流特性。这将平衡设计上的热量。图 26 为并联操作和引脚连接实例。

输入 RMS 电流抵消

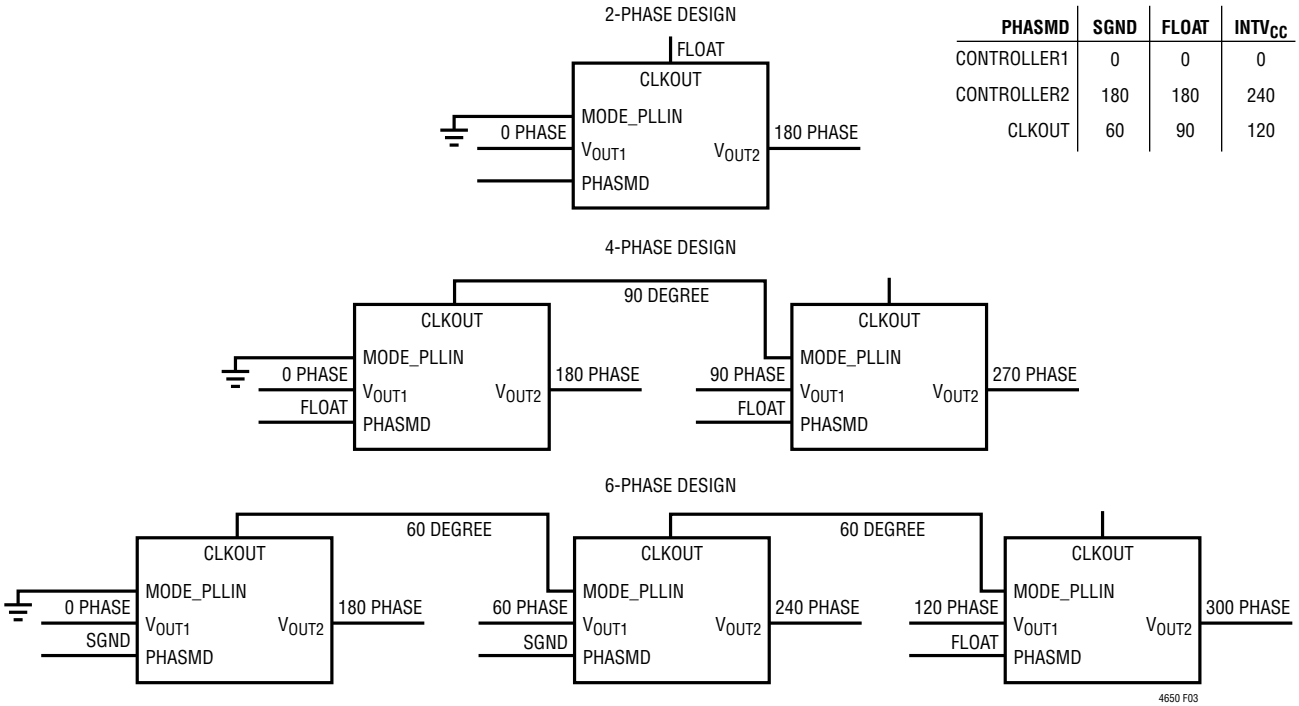
应用指南 77 (Application Note 77) 详细说明了多相操作。这篇应用指南提供了输入 RMS 纹波电流抵消的数学推导和一幅曲线图，该曲线图描绘了 RMS 纹波电流的降低与交错相位数目的函数关系。图 4 给出了该曲线图。

频率选择和锁相环 (MODE_PLLIN 和 f_{SET} 引脚)

ZCC4650 器件可在各种频率下运作以改善电源转换效率。建议在 400kHz (对于低于 1.0V 的输出电压)、500kHz (对于 1.0V 至 1.5V 的输出电压) 和 600kHz (对于高于 1.5V 的输出电压) 频率运作模块，以实现最佳的效率和电感器电流纹波。

ZCC4650 的开关频率可利用一个连接在 f_{SET} 引脚和 SGND 之间的外部电阻器设定。一个输出到该电阻器上的 10μA 准确电流源将设定一个电压，此电压负责设置频率，或者也可从外部施加电压直接设置。图 5 给出了频率设定值与编程电压的关系曲线。在 0V 至 INTVcc的电压范围和

应用信息



PHASMD	SGND	FLOAT	$INTV_{CC}$
CONTROLLER1	0	0	0
CONTROLLER2	180	180	240
CLKOUT	60	90	120

图 3：PHASMD 表以及两相、4 相和 6 相操作实例

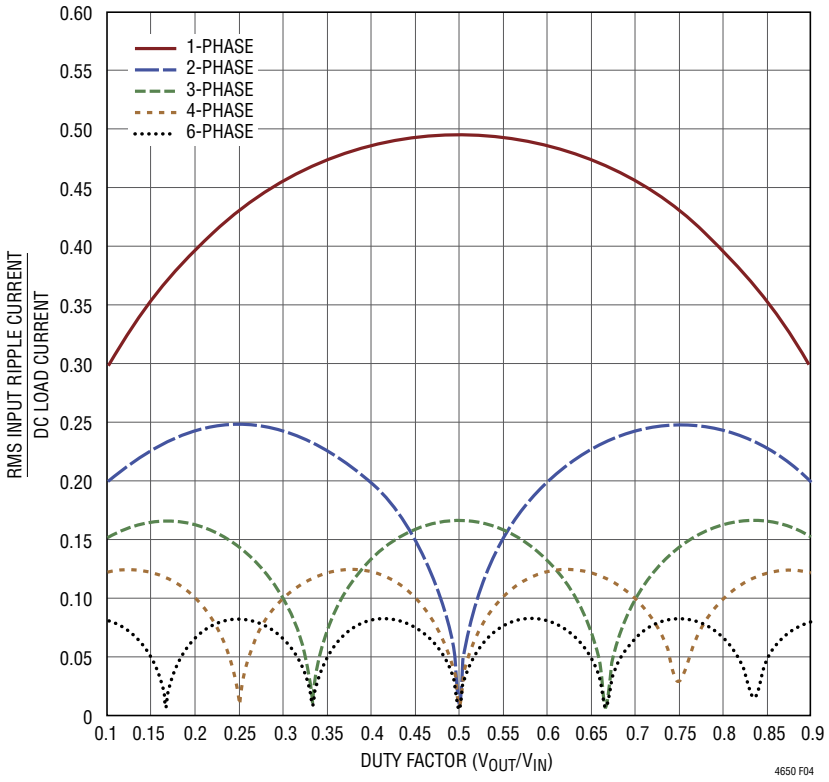


图 4：输入 RMS 纹波电流和 DC 负载电流之比与占空比的函数关系

400kHz 至 780kHz 的频率范围内，可以把一个外部时钟施加至 MODE_PLLIN 引脚。时钟输入高电平门限为 1.6V，而时钟输入低电平门限则为 1V。ZCC4650 具有内置的 PLL 环路滤波器组件。频率设定电阻器应始终接入，以在锁定至一个外部时钟之前设定初始开关频率。在外部定时状态下，两个稳压器都将工作于连续模式。

PLL 相位检波器的输出具有一对互补的电流源，该电流源负责对内部滤波器网络进行充电和放电。当施加外部时钟时，利用一个内部开关将 f_{SET} 频率电阻器断接，而电流源用于控制频率调节以锁定至输入的外部时钟。当未施加外部时钟时，则内部开关导通，从而连接外部 f_{SET} 频率设定电阻器以执行自由振荡操作。

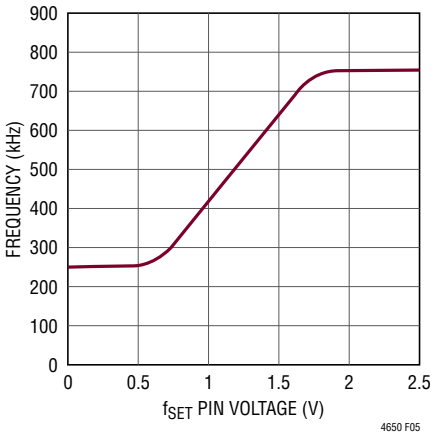


图 5：工作频率与 f_{SET} 引脚电压的关系

最小导通时间

ON

接通上端 MOSFET 所需的栅极电荷决定。低占空比应用有

引脚上的接地电容器来控制。一个 1.3μA 电流源将把

最小导通时间 t

TRACK 引脚充电至高达基准电压，然后继续至高达

端

主控器的 TRACK 引脚可利用一个布设在主稳压器 TRACK MOSFE

T 接通的最小持续时间。它由内部定时延迟、以及

可能接近这一最小导通时间限值，应谨慎地确保：

$$\frac{V_{OUT}}{V_{IN} \bullet FREQ} > t_{ON(MIN)}$$

接如果占空比降至最小导通时间所能提供的水平以下，则控制器将开始跳过某些周期。输出电压将继续被调节，但是输出纹波和电流将增加。导通时间可通过降低开关频率来延长。上佳的经验法则是使导通时间长于 110ns。

输出电压跟踪

输出电压跟踪可采用 TRACK 引脚在外部设置。可以使任一个输出跟踪另一个稳压器的上升或下降。主稳压器的输出采用一个与从稳压器的反馈分压器相同的外部电阻分压器进行分压，以实现重合跟踪。ZCC4650 在内部使用一个准确的 60.4k 电阻器作为每个通道的上端反馈电阻器。图 6 示出了重合跟踪的一个例子。采用的公式为：

$$SLAVE = \left(1 + \frac{60.4k}{R_{TA}}\right) \bullet V_{TRACK}$$

V_{TRACK} 是施加在从稳压器跟踪引脚上的跟踪斜坡。V_{TRACK} 具有一个 0V 至 0.6V 的控制范围或内部基准电压。当以设定从稳压器输出相同的电阻值来对主稳压器的输出进行分压时，则从稳压器将重合跟踪主稳压器，直至达到其终值为止。主稳压器将从从稳压器的稳压点继续趋近其终值。当 V_{TRACK} 高于 0.6V 时，电压跟踪功能被停用。对于重合跟踪，图 6 中的 R_{TA} 将等于 R_{FB}。图 7 示出了重合跟踪波形。ZCC4650 能够将任一通道上的上

应用信息

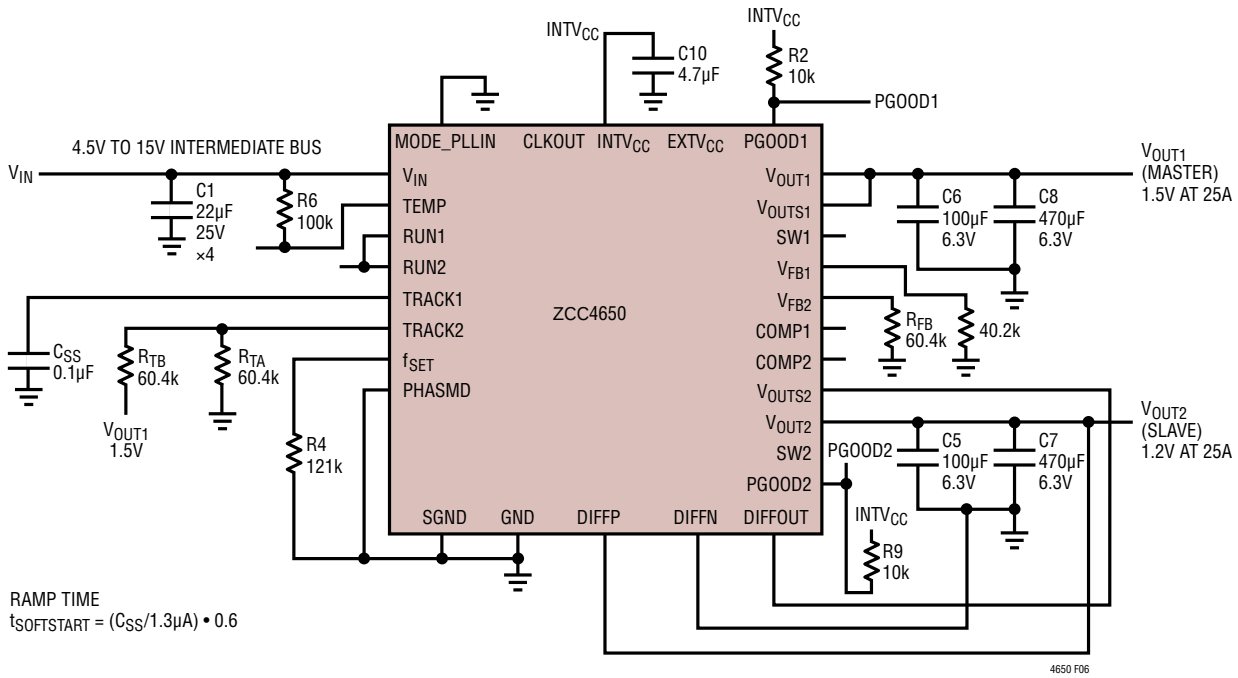


图 6：输出跟踪应用电路实例

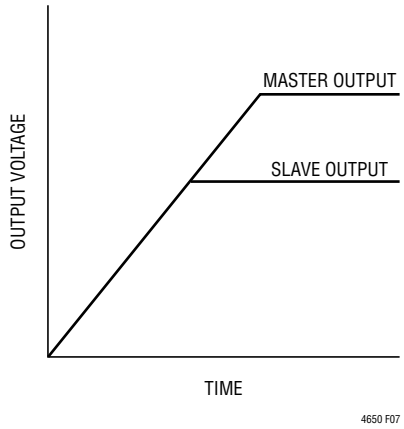


图 7：输出重合跟踪波形

$INTV_{CC}$。在 0.6V 斜坡之后，TRACK 引脚将不再负责控制，而内部电压基准将通过反馈分压器来控制输出电压的调整。在开机跟踪或软起动过程中，折返电流限制功能被停用。当 RUN 引脚电压低于 1.2V 时，TRACK 引脚被拉至低电平。总的软起动时间可按下式计算：

$$t_{SOFT\text{-}START} = \left(\frac{C_{SS}}{1.3\mu A}\right) \bullet 0.6$$

直到 TRACK = 0.5V 之前，稳压器通道都将始终在脉冲跳跃模式中起动，这与 MODE_PLLIN 引脚所选定的模式无关。在 TRACK = 0.5V 和 0.54V 之间，它将工作于强制连续模式，并在 TRACK > 0.54V 时恢复至选定的模式。为了在处于稳态操作时立即跟踪另一个通道，一旦 V_{FB} 低于 0.54V，则立即强制 ZCC4650 进入连续模式运作，这与 MODE_PLLIN 引脚上的设定值无关。

比例式跟踪可利用少量的简单计算以及加至主稳压器 TRACK 引脚的电压变化速率值来实现。如上文所述，TRACK 引脚具有一个 0V 至 0.6V 的控制范围。主稳压器 TRACK 引脚的电压变化速率直接等于主稳压器的输出电压变化速率 (单位：伏特/时间)。算式为：

$$\frac{MR}{SR} \bullet 60.4k = R_{TB}$$

式中的 MR 为主稳压器的输出电压变化速率，SR 为从稳压器的输出电压变化速率 (单位：伏特/时间)。当需要实现重

合跟踪时，则 MR = SR，于是 R_{TB} 等于 60.4k。R_{TA} 由下式推导：

$$R_{TA} = \frac{0.6V}{\frac{V_{FB}}{60.4k} + \frac{V_{FB}}{R_{FB}} - \frac{V_{TRACK}}{R_{TB}}}$$

式中的 V_{FB} 为稳压器的反馈电压基准，而 V_{TRACK} 为 0.6V。由于在电压变化速率相等 (即重合跟踪) 时 R_{TB} 等于从稳压器的 60.4k 上端反馈电阻器，因此当 $V_{FB} = V_{TRACK}$ 时 R_{TA} 等于 R_{FB}。于是，在图 6 中 R_{TB} = 60.4k 且 R_{TA} = 60.4k。

在比例式跟踪中，从稳压器可能需要一个不同的电压变化速率。可求解 R_{TB} 以得出 SR 低于 MR 的时刻。应确定所选的从电源电压变化速率足够快，以使从输出电压在主输出之前达到其终值。

例如：假设 MR = 1.5V/1ms 和 SR = 1.2V/1ms。则 R_{TB} = 76.8k。解出 R_{TA} 等于 49.9k。

当某个通道使用阻性分压器来实现跟踪时，每个 TRACK 引脚都将具有 1.3μA 的电流源。这将在 TRACK 引脚输入上施加一个偏移。可以使用较小阻值的电阻器 (但具有与上面的公式计算出的电阻值相同的比例关系)。比如：在使用 60.4k 电阻器的场合中，就能采用一个 6.04k 电阻器，从而把 TRACK 引脚偏移减小至一个可以忽略不计的数值。

电源良好

PGOOD 引脚是漏极开路引脚，可用于监视有效的输出电压调节。该引脚负责监视一个围绕稳压点的 ±10% 窗口。一个电阻器可上拉至不超过 6V (最大值) 的特定电源电压，以实现监视。

稳定性补偿

该模块已经针对所有的输出电压进行了内部补偿。表 4 所列可满足大多数应用的要求。将提供凌力尔特 μModule 电源设计工具以实现其他的控制环路优化。

运行 (Run) 使能

RUN 引脚具有一个最大值为 1.4V (典型值为 1.25V) 的使能门限和 150mV 迟滞。它们负责控制每个通道和 $INTV_{CC}$ 的接通。当 V_{IN} 为 5V 时，这些引脚可被直接上拉到 V_{IN}，或者，也可以在这些引脚上布设一个 5V 齐纳二极管，以及布置一个 10K 至 100K 的电阻器到输入，这样就可以支持上拉到 5V 以上，以开启对应的通道。另外，RUN 引脚还能用于输出电压排序。在并联操作中，RUN 引脚可连接在一起并利用单个控制器进行控制。见图 22 中的「典型应用」电路。

$INTV_{CC}$ 和 $EXTV_{CC}$

ZCC4650 模块具有一个从输入电压供电的内部 5V 低压差稳压器。该稳压器用于给控制电路和功率 MOSFET 驱动器供电。这个稳压器能提供高达 70mA 的电流，而通常在最高工作频率下器件只消耗约 30mA 的电流。此内部 5V 电源由 RUN1 或 RUN2 使能。

$EXTV_{CC}$ 允许一个外部 5V 电源给 ZCC4650 供电，并降低了内部 5V 低压差稳压器产生的功率耗散。节省的功率损耗可由下式计算：

$$(V_{IN} - 5V) \bullet 30mA = PLOSS$$

$EXTV_{CC}$ 具有一个 4.7V 的启动门限和 6V 的最大额定电压。当采用一个 5V 输入时，将此 5V 输入也连接至 $EXTV_{CC}$ 以保持一个 5V 栅极驱动电平。$EXTV_{CC}$ 必须在 V_{IN} 开通之后开通，而且 $EXTV_{CC}$ 还必须在 V_{IN} 关断之前关断。

差分远端采样放大器

提供了一个准确的差分远端采样放大器，用于在远端负载点上准确地检测低输出电压。对于大电流负载情况尤其如此。该放大器可在两个通道之一或者单个并联输出上使用。非常重要的一点是：DIFFP 和 DIFFN 应正确地连接于输出端，而 DIFFOUT 则连接至 V_{OUTS1} 或 V_{OUTS2}。在并联操作中，DIFFP 和 DIFFN 正确地连接于输出端，DIFFOUT 则连接至 V_{OUTS} 引脚之一。仔细研究一下图 23 中的并联原理图和图 2。

应用信息

SW 引脚

SW 引脚一般用于测试目的 (通过监视这些引脚来完成)。另外，这些引脚还可用来衰减由开关电流通路中的 LC 寄生信号所引起的开关节点振铃。通常采用一种串联 R-C 组合 (称为减振器电路)。其中的电阻器负责衰减谐振，而电容器的选择仅以影响电阻器两端的高频振铃为出发点。如果可以测量或近似求出杂散电感或电容，那么就能采用某种分析法来选择减振器的元件值。电感通常比较容易预知。它组合了电源通路板电感与 MOSFET 连接线电感。

首先，可以使用一个带高频示波器探头的宽带宽示波器来监视 SW 引脚。振铃频率的值可以被测量出来。阻抗 Z 可采用下式计算：

$ZL = 2\pi fL$，

式中的 f 为振铃的谐振频率，L 为开关通路中的总寄生电感。如果选择了一个与 Z 相等的电阻器，则振铃应得到抑制。应选择适合的减振器电容值，以使其阻抗等于振铃频率下的电阻器阻值。采用以下公式计算：$ZC = 1/(2\pi fC)$。这些参数值提供了一个很好的出发点。变更这些组件的前提应该是：以尽可能低的功率损耗实现振铃的衰减。

温度监视

由于电流、电压和温度之间的关系 (如经典的二极管方程所述)，测量二极管的绝对温度是可行的：

$$I_D = I_S \bullet e\left(\frac{V_D}{\eta \bullet V_T}\right)$$

或

$$V_D = \eta \bullet V_T \bullet \ln\frac{I_D}{I_S}$$

式中的 I_D 为二极管电流，V_D 为二极管电压，η 为理想因子 (通常接近于 1.0)，而 I_S (饱和电流) 是一个工艺相关参数。V_T 可分解为：

$$V_T = \frac{k \bullet T}{q}$$

式中的 T 为二极管结温 (单位：K)，q 为电子电荷，k 为玻尔兹曼 (Boltzmann) 常数。V_T 在室温 (298K) 条件下约为 26mV，并随开氏温度线性地调节。正是这种线性温度关系使得二极管成为合适的温度传感器。前面公式中的 I_S 项是二极管端子上具有 0V 电压时流过一个二极管结点的推测电流。I_S 项因工艺而不同，会随温度而变化，而且按照定义必须始终小于 I_D。把所有这些常数组合成一项：

$$K_D = \frac{\eta \bullet k}{q}$$

式中的 $K_D = 8.62 \bullet 10^{-5}$，而且已知 $\ln(I_D/I_S)$ 始终为正 (因为 I_D 始终大于 I_S)，于是我们得到下面的公式：

$$V_D = T(\text{KELVIN}) \bullet K_D \bullet \ln\frac{I_D}{I_S}$$

式中的 V_D 看似随温度而增加。大家都知道，利用一个电流源施加偏置的硅二极管具有约 −2mV/°C 的温度关联性 (图 8)，这与计算公式不一致。事实上，I_S 项随温度而增加，这减小了 $\ln(I_D/I_S)$ 绝对值，从而产生一个约 -2mV/°C 的复合二极管电压斜率。

为了获得一个与温度成比例的线性电压，我们取消了自然对数项中的 I_S 变量，以消除 I_S 与公式 1 的相关性。这是通过在两种电流条件下 (I_1 和 I_2，其中 $I_1 = 10 \bullet I_2$) 测量二极管电压实现的，做减法后我们得到：

$$\Delta V_D = T(\text{KELVIN}) \bullet K_D \bullet \text{IN}\frac{I_1}{I_S} - T(\text{KELVIN}) \bullet K_D \bullet \text{IN}\frac{I_2}{I_S}$$

应用信息

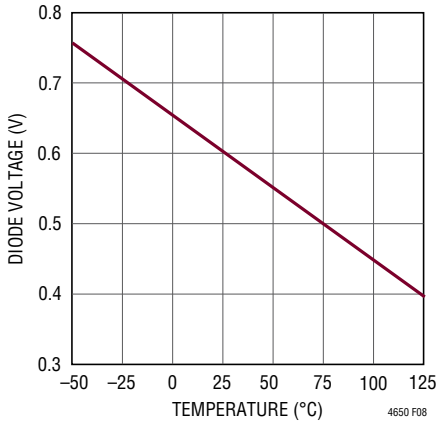


图 8：二极管电压 V_D 与温度 T(°C) 的关系曲线

合并同类项，随后简化自然对数项，得出：

$$\Delta V_D = T(KELVIN) \bullet K_D \bullet IN(10)$$

并重新定义常数

$$K'_D = K_D \bullet IN(10) = \frac{198\mu V}{K}$$

得出

$$\Delta V_D = K'_D \bullet T(KELVIN)$$

求解温度：

$$T(KELVIN) = \frac{\Delta V_D}{K'_D} (°CELSIUS) = T(KELVIN) - 273.15$$

式中：

300°K = 27°C

意味着我们获得了在两种电流 (其比值为 10) 条件下测量的二极管两端的电压差，最终的电压为每开氏度结温 198μV (在 0 Kelvin 具有一个零截距)。

位于 TEMP 引脚和 SGND 引脚之间的二极管连接 PNP 晶体管可用于监视 ZCC4650 的内部温度。图 23 示出了一个实例。

热考虑及输出电流降额

本产品手册「引脚配置」部分中报告的热阻与 JESD 51-9 标准所规定的参数是一致的，且旨在与有限元分析 (FEA) 软件建模工具配合使用，其充分利用了热建模的结果、仿真、以及与在 μModule 封装 (此封装安装于一块 JESD 51-9 标准 [「用于面积阵列表面贴装型封装热测量的测试板」] 定义的硬件测试板上) 上进行的硬件评估的相关性。提供这些热系数的原因见 JESD 51-12 (「报告和使用电子封装热信息的指引」)。

许多设计师可能会选择使用实验室设备和某种测试载具 (比如：演示板) 来预测 μModule 稳压器在其应用中于各种电气和环境操作条件下的热性能，以补充任何的 FEA 工作。如果未采用 FEA 软件，则「引脚配置」部分报告的热阻其本身与提供热性能的指引并无关联；而产品手册中提供的降额曲线则可以某种方式加以利用，从而产生与客户的应用用途相关的深刻见解与指引，并能适合于使热性能与客户特有的应用产生关联。

「引脚配置」部分通常给出了 4 种在 JESD 51-12 标准中明确定义的热系数；这些系数援引或改述如下：

1. θ_{JA} (从结点至环境的热阻) 是在一立方英尺的密封外壳中测量的自然对流空气中结点至环境的空气热阻。这种环境有时被称为「静止空气」，尽管自然对流导致了空气的移动。这个热阻值是在把器件安装于一块 JESD 51-9 标准定义的测试板上确定的，并不反映实际的应用或可以实施的操作条件。

2. $\theta_{JCbottom}$ (从结点至产品外壳底面的热阻) 是在所有的组件耗散功率均流过封装底面时的结点至电路板热阻。在典型的 μModule 中，大量的热量都从封装的底面流出，但总会有些热量流出至周围的环境中。 因此，该热阻值可用于比较封装，但测试条件通常与用户的应用不相匹配。

应用信息

3. θ_{JCTOP} (从结点至产品外壳顶面的热阻) 是在几乎所有的组件耗散功率均流过封装顶面的情况下确定的。由于典型 µModule 的电连接皆位于封装的底面，所以很少有哪种应用的运作会让大部分热量从结点流至器件顶面的。和 $\theta_{JCBOTTOM}$ 一样，此热阻值可用于比较封装，但测试条件通常与用户的应用不相匹配。

4. θ_{JB} (从结点至印刷电路板的热阻) 是几乎所有的热量都通过 µModule 的底面流入电路板时的结点至电路板热阻，而且实际上是 $\theta_{JCbottom}$ 与器件底面通过焊点并通过电路板一部分的热阻之和。电路板温度是在与封装相距一个规定距离的情况下测量的 (采用双面、双层电路板)。JESD 51-9 标准对这种电路板做了说明。

图 9 给出了上述热阻的图示；用蓝色表示的电阻包含在 µModule 稳压器的内部，而用绿色表示的电阻则位于 µModule 封装的外部。

实际情况是，读者应当清楚一点：JESD 51-12 标准所规定或者「引脚配置」部分所提供的 4 个热阻参数中的任一个或几个都无法表现或传达 µModule 稳压器的正常操作条件。例如：在标准的板载应用中，器件的总功率损耗 (热量) 绝对不会像标准分别针对 θ_{JCtop} 和 $\theta_{JCbottom}$ 所做的定义那样 100% 地全部通过 µModule 封装的顶面或底面进行热传导。实际上，功率损耗是同时在两个方向上以热量散逸的形式离开封装 —— 假定没有散热器和气流，则大部分的热量将流入电路板。

需要注意的是：在 SIP (系统级封装) 模块的内部存在着多个耗散功率的功率器件和组件，导致对于组件或芯片不同结点的热阻与总体封装功率损耗之间并不呈精确的线性关系。为了在不牺牲建模简单性的情况下适应这种复杂性，同时又不忽视现实情况，我们采取的方法是：采用 FEA 软件建模和受控环境箱中的实验测试对本产品手册中提供的热阻值进行了合理的定义和关联处理：(1) 一开始，采用 FEA 软件准确地构建 µModule 和规定 PCB 的几何结构，并附带所有正确的材料系数和准确的功率损耗源定义；(2) 该模型模拟一种符合 JESD 51-9 标准的软件定义 JEDEC 环境，以预测功率损耗热流和不同接口处的温度读数，从而能计算 JEDEC 标准定义的热阻值；(3) 该模型和 FEA 软件被用来评估具有散热器和气流的 µModule；(4) 在运用软件模型求

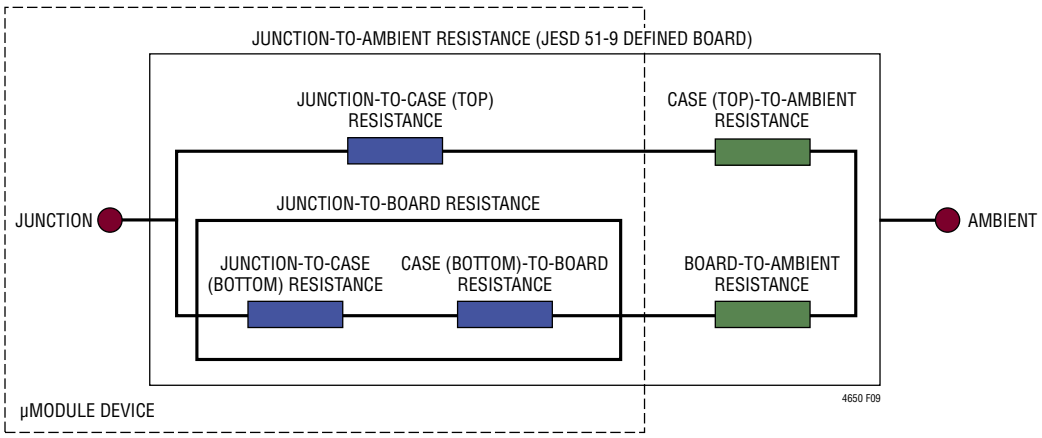


图 9：JESD51-12 导热系数的图示

应用信息

解和分析了这些热阻值并模拟各种不同的操作条件之后，通过全面彻底的实验室评估重现了仿真条件 —— 将热电偶放置于一个受控环境箱之内，并以与仿真时相同的功率损耗来运作器件。该过程和审慎调查的结果产生了一组降额曲线，这些曲线在本产品手册的其他部分提供。在完成了这些实验室测试并与 µModule 模型相互关联之后，将 θ_{JB} 和 θ_{BA} 相加，以与在正确定义的试验箱中没有气流或散热措施的 µModule 模型实现良好的相关。这个 $\theta_{JB} + \theta_{BA}$ 值示于「引脚配置」部分并应精确地等于 θ_{JA} 值，这是因为在没有气流或者安装于封装顶面的散热器时，大约 100% 的功率损耗均从结点经由电路板流入周围的环境之中。每种系统都有其与众不同的热特性，因此热分析必须由用户在特定的系统中完成。

ZCC4650 模块专为有效地从封装的顶面和底面同时散热而设计。底面衬底材料具有非常低的热阻 (至印刷电路板)。可在器件的顶面附加一个外部散热器，以利用气流实现卓越的散热效果。

图 10 示出了在没有散热器和气流条件的情况下，采用 12V 输入产生 1.0V/50A 输出时 ZCC4650 的温度曲线图。

安全性考虑

ZCC4650 模块未提供 V_{IN} 至 V_{OUT} 隔离。没有安放内置熔丝。如果需要的话，应提供一个额定值为最大输入电流两倍的慢熔断熔丝，以避免各组件遭受灾难性的故障。该器件能支持过流保护。其提供了一个用于监视内部温度的温度二极管，而且该二极管可用于检测是否需要执行热关断操作 (此操作可通过控制 RUN 引脚来完成)。

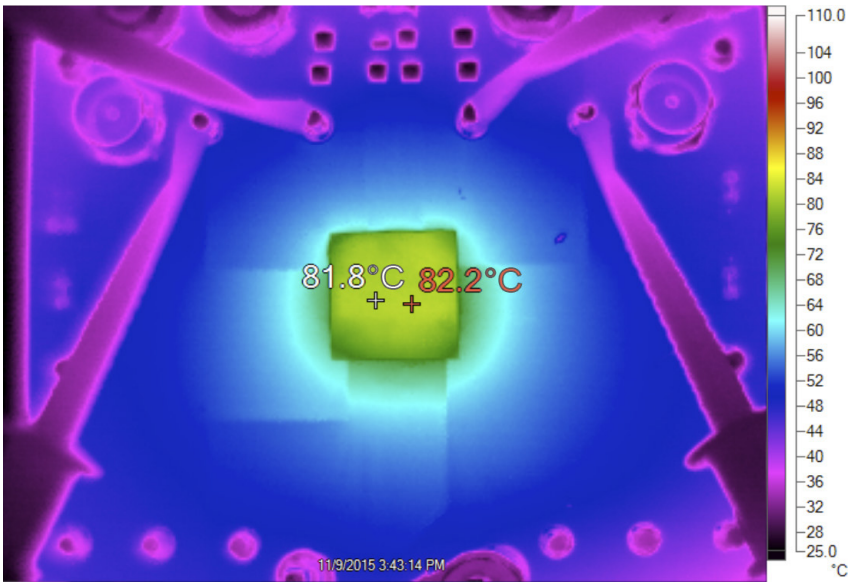


图 10：无气流和无散热器的情况下 12V 至 1V/50A 转换的热像图 (基于 101mm x 114mm 的 4 层 PCB 板，该电路板在顶面、底面和所有内层上包含 2 盎司铜箔)

应用信息

功率降额

图 12 和图 13 中的 0.9V 和 1.5V 功率损耗曲线可与图 14 至图 21 中的负载电流降额曲线配合起来使用，以计算 ZCC4650 在不同的散热和气流情况下的近似热阻 θ_{JA}。功率损耗曲线在室温条件下获得，并在 120°C 时以 1.20 的乘积因子增加。

绘制的降额曲线所针对的状况是：CH1 和 CH2 处于并联单输出操作、并于 50A 负载和低环境温度条件下起动。输出电压为 0.9V 和 1.5V。选择这些电压旨在包含用于使热阻相关联的较低及较高输出电压范围。热模型通过在一个受控温箱中的多次温度测量以及热建模分析而得到。

在环境温度增加以及具有和不具有气流的情况下监视结温。在降额曲线中考虑到了功率损耗随环境温度变化而增加这一因素。在使环境温度上升的同时，通过降低输出电流或功率而将结温保持在约 120°C (最大值)。当环境温度升高时，减小输出电流将降低模块的内部损耗。

120°C 的监测结温减去工作环境温度将确定所能容许的模块温升。如图 15 中的实例所示，负载电流在 90°C 左右的温度下降额至约 35A (具有 200LFM 空气流，但是无散热器)，而且 12V 至 0.9V/35A 输出条件下的功率损耗约为 5.6W。该 5.6W 损耗是利用约 4.7W 的室温损耗 (从 12V 至 0.9V/35A 功率损耗曲线获得) 和 120°C 结温下的 1.20 乘数计算而得。如果从 120°C 的结温减去 90°C 的环境温度，然后把这 30°C 的温差除以 5.5W，则可得出 5.4°C/W 的 θ_{JA} 热阻。表 2 规定了一个非常接近的热阻值 (5.5°C/W)。表 2 和表 3 提供了针对 0.9V 和 1.5V 输出以及具有和不具有气流与散热器情况的等效热阻。

表 2 和表 3 中针对不同条件推导出的热阻可与作为环境温度之函数的功率损耗计算值相乘，以得出环境温度以上的温升，从而获知最大结温。室温条件下的功率损耗可从效率曲线获得，并利用上面的环境温度乘积因子进行调节。印刷电路板为 1.6mm 厚的 4 层电路板，在每层上具有 2 盎司铜。PCB 的尺寸为 101mm x 114mm。在表 3 中列出了 BGA 散热器。

布局检查清单 / 实例

ZCC4650 的高集成度使得 PCB 电路板的布局非常简单和容易。不过，为了优化其电气和热性能，有些布局考虑仍然是必不可少的。

- 为大电流通路使用大的 PCB 铜面积，包括 V_{IN}、GND、V_{OUT1} 和 V_{OUT2}。这样做有助于最大限度地减小 PCB 传导损耗及热应力。
- 在靠近 V_{IN}、PGND 和 V_{OUT} 引脚的地方布设高频陶瓷输入和输出电容器，以最大限度地降低高频噪声。
- 在元件的下方布设一个专用的电源接地层。
- 为了最大限度地减小过孔传导损耗并降低模块的热应力，应采用多个过孔来实现顶层与其他电源层之间的互连。
- 不要把过孔直接置于焊盘之上，除非过孔被覆盖或涂覆。
- 为连接至信号引脚的组件采用一个分离的 SGND 接地铜面积。在元件的下方将 SGND 连接至 GND。
- 对于并联模块，把 V_{OUT}、V_{FB} 和 COMP 引脚连接在一起。采用一个内部电路层将这些引脚紧密地连接在一起。可将 TRACK 引脚连接至一个用于稳压器软起动的公用电容器。
- 在信号引脚上引出测试点以实施监视。

图 11 给出了推荐布局的一个上佳的例子。LGA 和 BGA PCB 布局是相同的，仅有的差异为 BGA 封装采用的是圆形衬垫 (见「封装描述」)。

无锡市至诚微电子有限公司
www.zcc-china.cn

应用信息

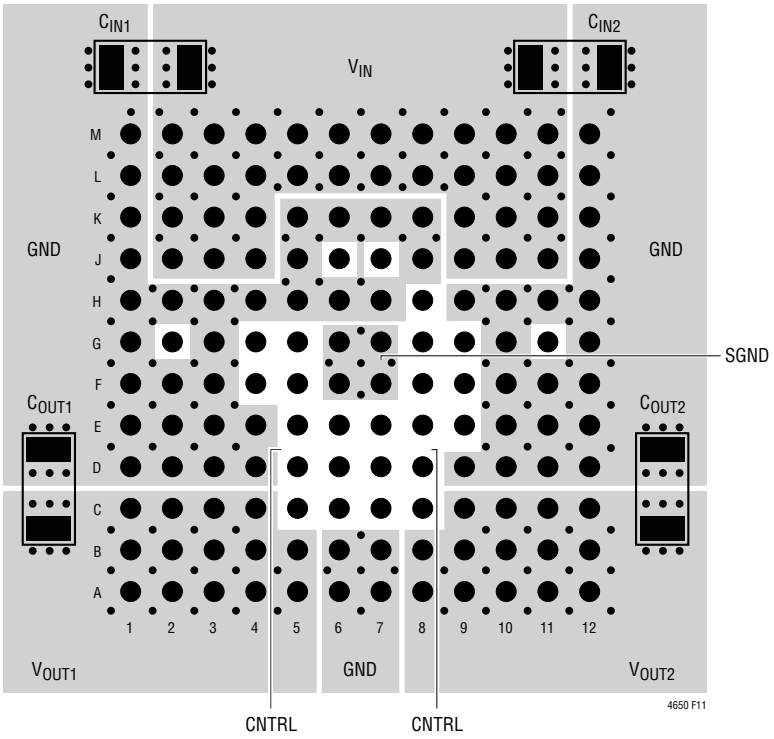


图 11：推荐的 PCB 布局

表 2：0.9V 输出

降额曲线	V_{IN} (V)	功率损耗曲线	气流 (LFM)	散热器	θ_{JA} (°C/W)
图 14, 15	5, 12	图 12	0	无	7.5
图 14, 15	5, 12	图 12	200	无	5.5
图 14, 15	5, 12	图 12	400	无	5
图 16, 17	5, 12	图 12	0	BGA 散热器	7
图 16, 17	5, 12	图 12	200	BGA 散热器	4.5
图 16, 17	5, 12	图 12	400	BGA 散热器	4

表 3：1.5V 输出

降额曲线	V_{IN} (V)	功率损耗曲线	气流 (LFM)	散热器	θ_{JA} (°C/W)
图 18, 19	5, 12	图 13	0	无	7.5
图 18, 19	5, 12	图 13	200	无	5.5
图 18, 19	5, 12	图 13	400	无	5
图 19, 20	5, 12	图 13	0	BGA 散热器	7
图 19, 20	5, 12	图 13	200	BGA 散热器	4.5
图 19, 20	5, 12	图 13	400	BGA 散热器	4

应用信息

表 4：两相单输出 (见图 24)

	C_{IN} (陶瓷)			C_{OUT} (陶瓷)		
	供应商	器件型号	数值	供应商	器件型号	数值
大容量	Sun Electronics	25CE150AX	150µF, 25V	Panasonic	ETPF470M5H	470µF, 2.5V, 5mΩ
陶瓷	Murata	GRM21BR61E106KA73L	10µF, 25V, 0805, X5R	Murata	GRM32ER60J227M	220µF, 4V, 1206, X5R
	Taiyo Yuden	TMK212BBJ106KG-T	10µF, 25V, 0805, X5R	Taiyo Yuden	AMK325ABJ227MM-T	220uF, 4V, 1210, X5R
	Murata	GRM31CR61E226KE15L	22µF, 25V, 1206, X5R			
	Taiyo Yuden	TMK316BBJ226ML-T	22µF, 25V, 1206, X5R			

25% 负载阶跃 (0 至 12.5A)。仅采用陶瓷输出电容器的解决方案

V_{IN}	V_{OUT}	C_{IN}* (大容量)	C_{IN} (陶瓷)	C_{OUT} (大容量)	C_{OUT} (陶瓷)	C_{FF} (前馈电容)	峰至峰偏差 (V_{PK-PK})	稳定时间 (t_{SETTLE})	负载阶跃	负载阶跃电压变化速率	RFB	FREQ
12V	1.0V	150µF	22µF x 2	无	220µF x 8	470pF	47mV	30µs	12.5A	10A/µs	90.9kΩ	500kHz
12V	1.2V	150µF	22µF x 2	无	220µF x 8	470pF	49mV	30µs	12.5A	10A/µs	60.4kΩ	500kHz
12V	1.5V	150µF	22µF x 2	无	220µF x 8	470pF	50mV	30µs	12.5A	10A/µs	40.2kΩ	600kHz
12V	1.8V	150µF	22µF x 2	无	220µF x 8	470pF	53mV	30µs	12.5A	10A/µs	30.2kΩ	600kHz

25% 负载阶跃 (0 至 12.5A)。采用大容量 + 陶瓷输出电容器的解决方案

V_{IN}	V_{OUT}	C_{IN}* (大容量)	C_{IN} (陶瓷)	C_{OUT} (大容量)	C_{OUT} (陶瓷)	C_{FF} (前馈电容)	峰至峰偏差 (V_{PK-PK})	稳定时间 (t_{SETTLE})	负载阶跃	负载阶跃电压变化速率	RFB	FREQ
12V	1.0V	150µF	22µF x 2	470µF x 2	220µF x 3	无	58mV	20µs	12.5A	10A/µs	90.9kΩ	500kHz
12V	1.2V	150µF	22µF x 2	470µF x 2	220µF x 3	无	58mV	20µs	12.5A	10A/µs	60.4kΩ	500kHz
12V	1.5V	150µF	22µF x 2	470µF x 2	220µF x 3	无	61mV	30µs	12.5A	10A/µs	40.2kΩ	600kHz
12V	1.8V	150µF	22µF x 2	470µF x 2	220µF x 3	无	64mV	50µs	12.5A	10A/µs	30.2kΩ	600kHz

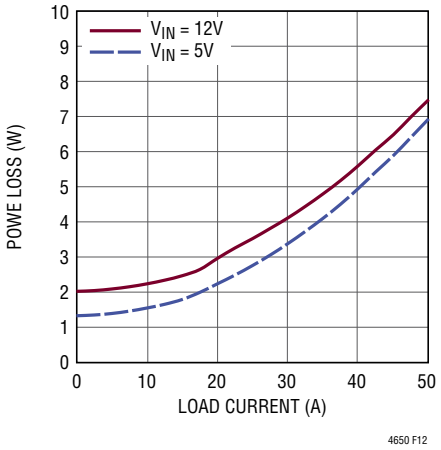


图 12：0.9V 输出功率损耗

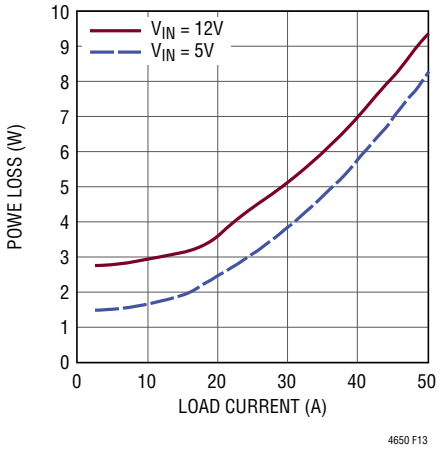


图 13：1.5V 输出功率损耗

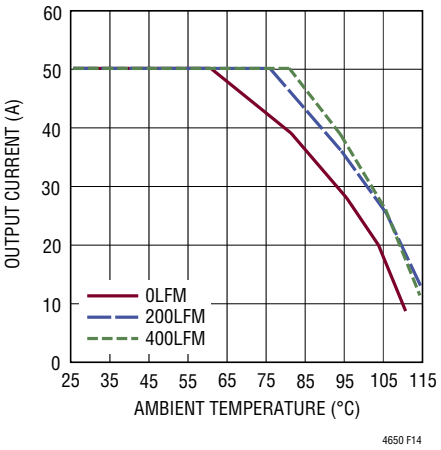


图 14：5V 至 0.9V 降额曲线，无散热器

无锡市至诚微电子有限公司
www.zcc-china.cn

0应用信息

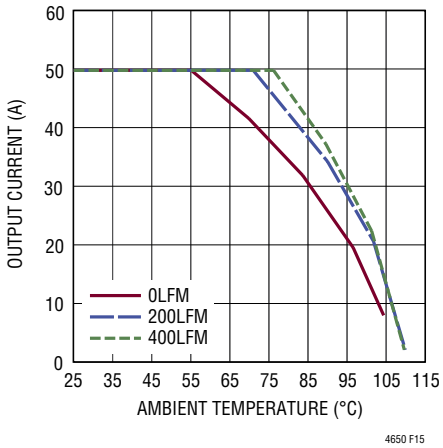


图 15：12V 至 0.9V 降额曲线，
无散热器

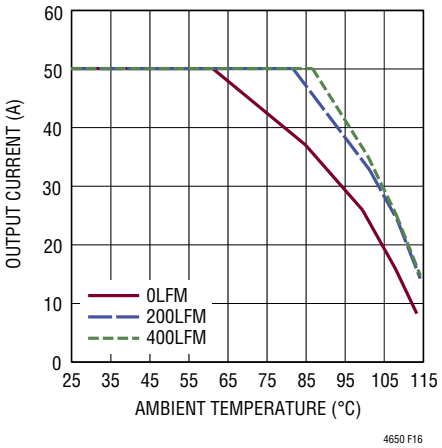


图 16：5V 至 0.9V 降额曲线，
BGA 散热器

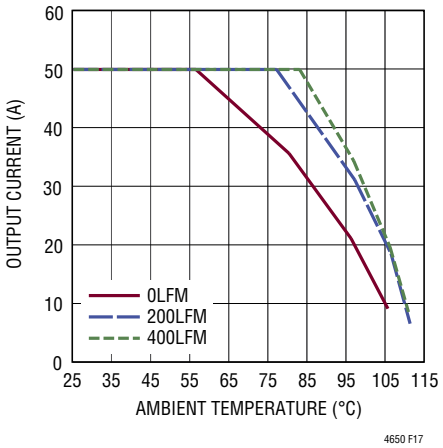


图 17：12V 至 0.9V 降额曲线，
BGA 散热器

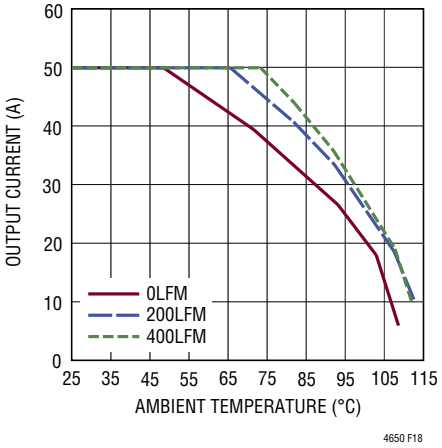


图 18：5V 至 1.5V 降额曲线，
无散热器

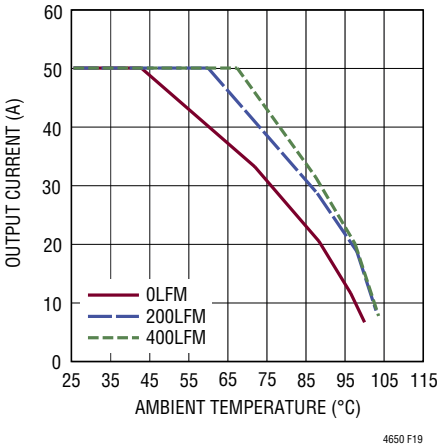


图 19：12V 至 1.5V 降额曲线，
无散热器

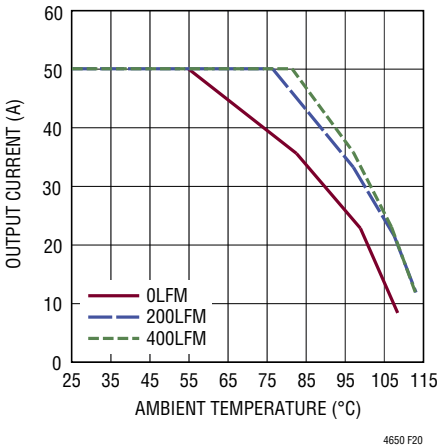


图 20：5V 至 1.5V 降额曲线，
BGA 散热器

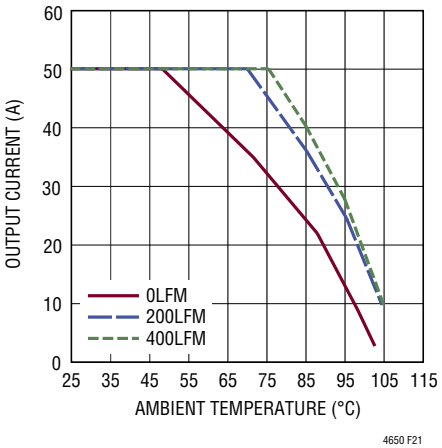


图 21：12V 至 1.5V 降额曲线，
BGA 散热器

应用信息

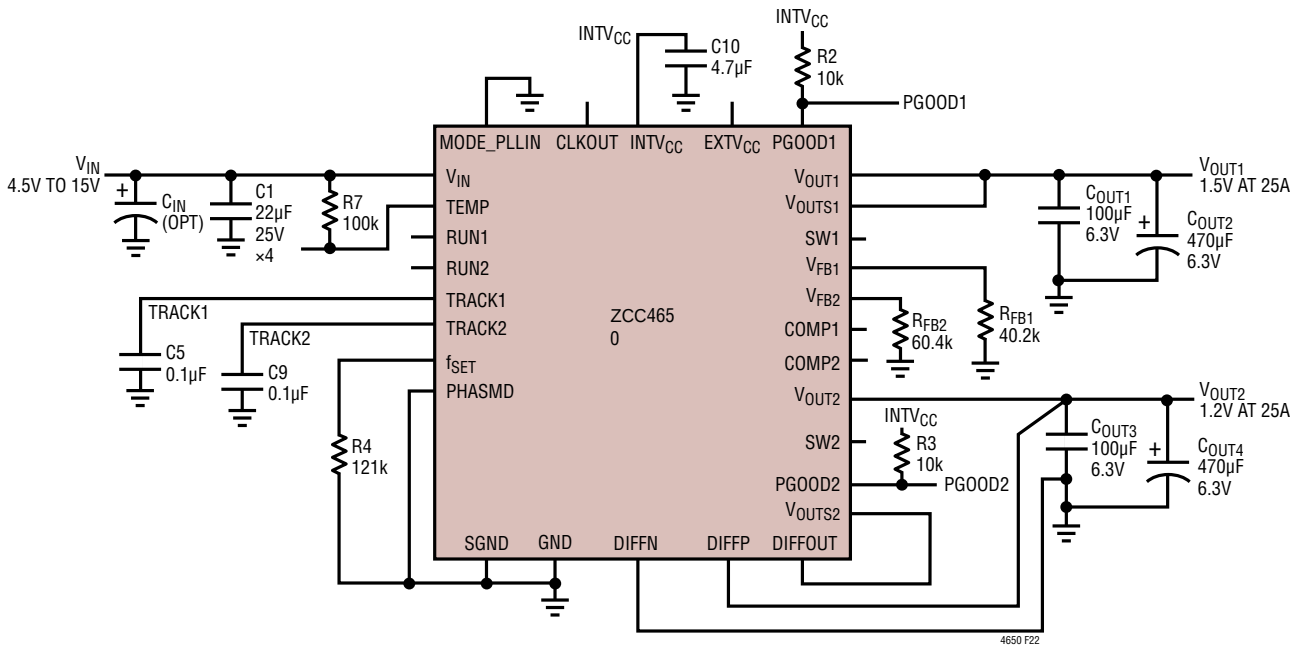


图 22：典型的 4.5V_{IN} 至 15V_{IN}、1.5V 和 1.2V/25A 输出

无锡市至诚微电子有限公司
www.zcc-china.cn

典型应用

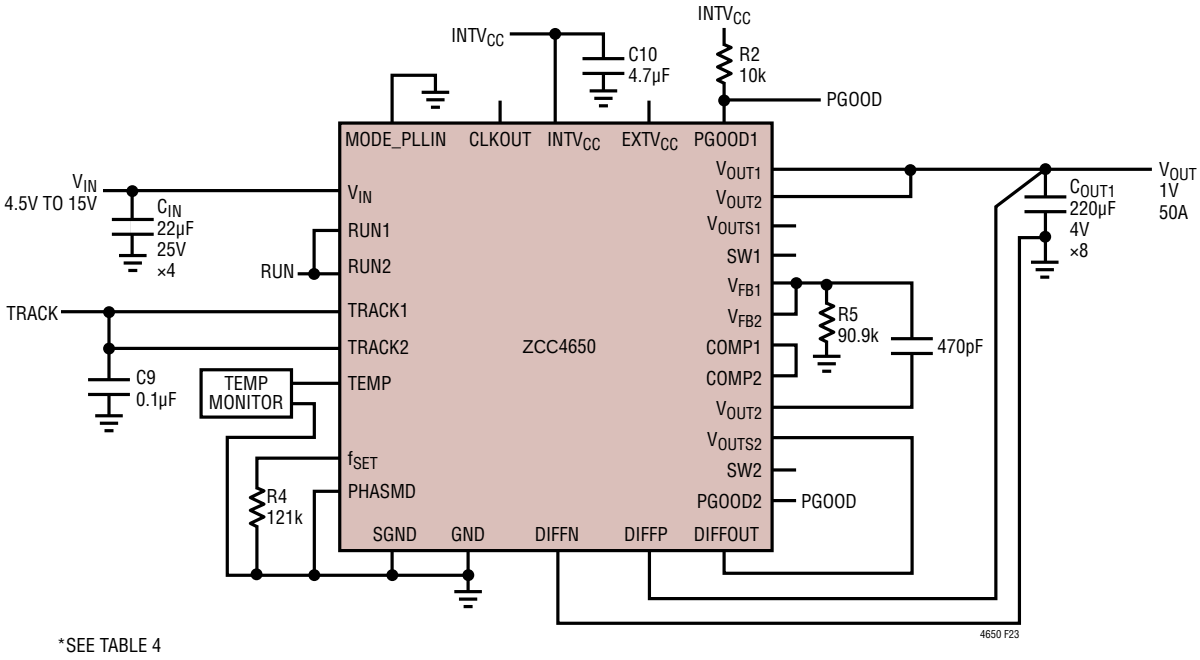


图 23：ZCC4650 两相、1V/50A 设计

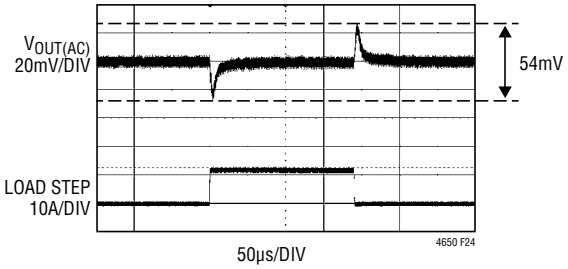


图 24：图 23 所示电路的 25%、12.5A 负载阶跃瞬态波形

典型应用

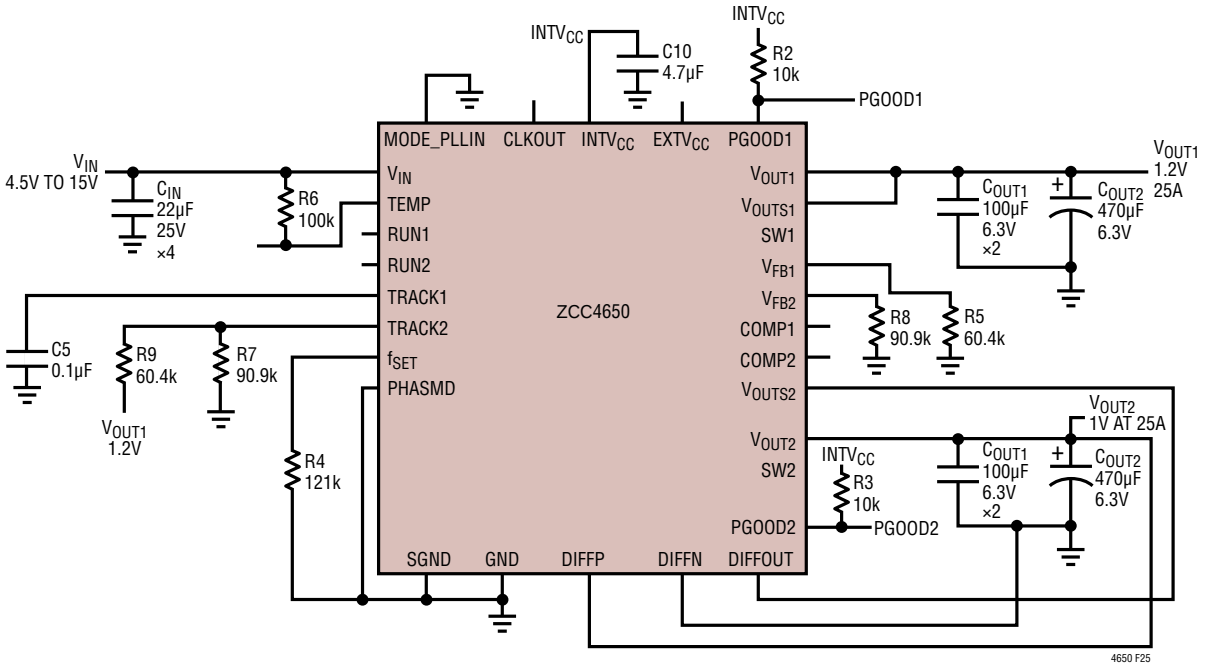


图 25：ZCC4650 1.2V 和 1V 输出跟踪

典型应用

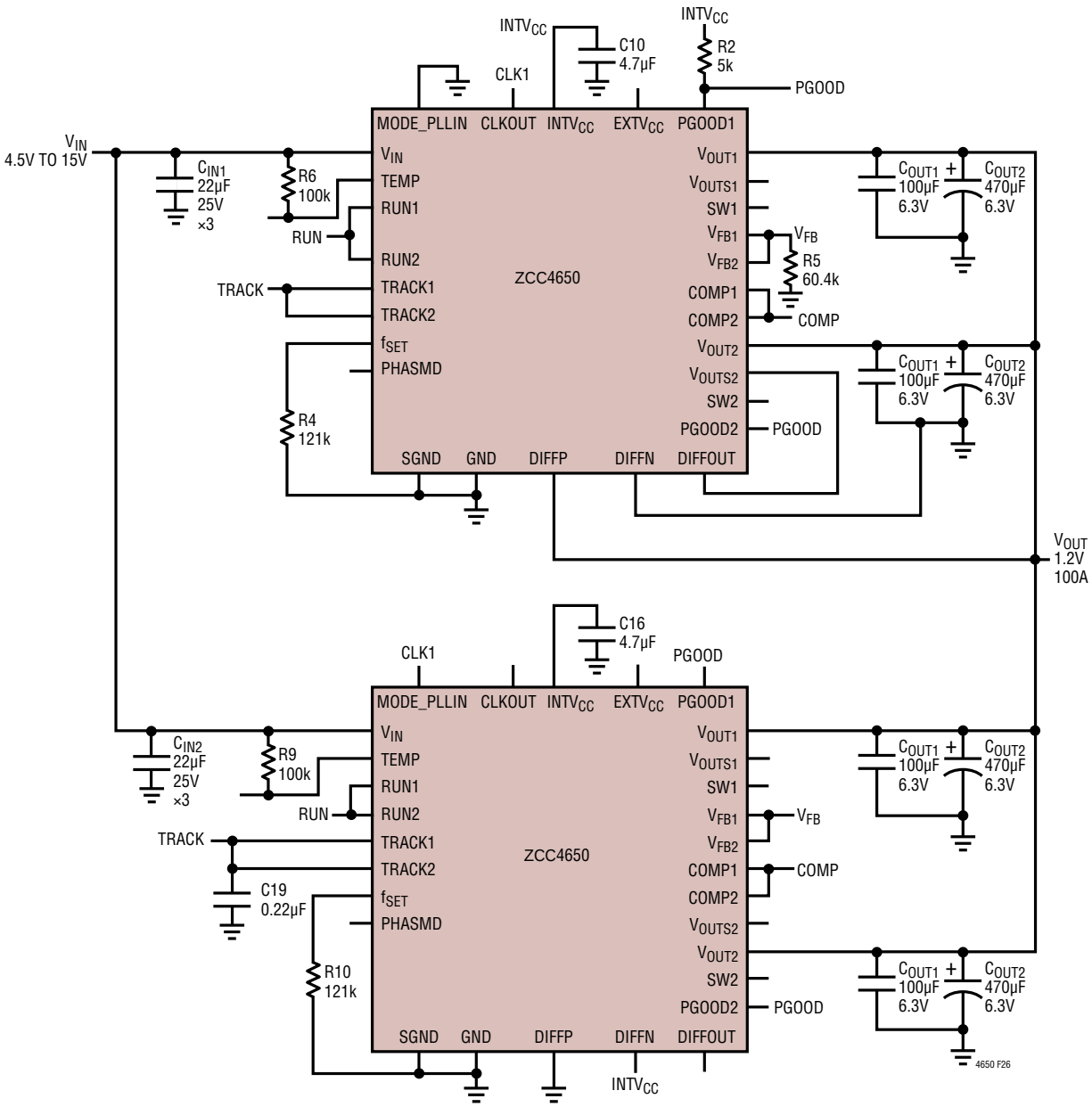


图 26：ZCC4650 4 相、1.2V/100A

封装描述

ZCC4650 组件 BGA 封装引出脚配置

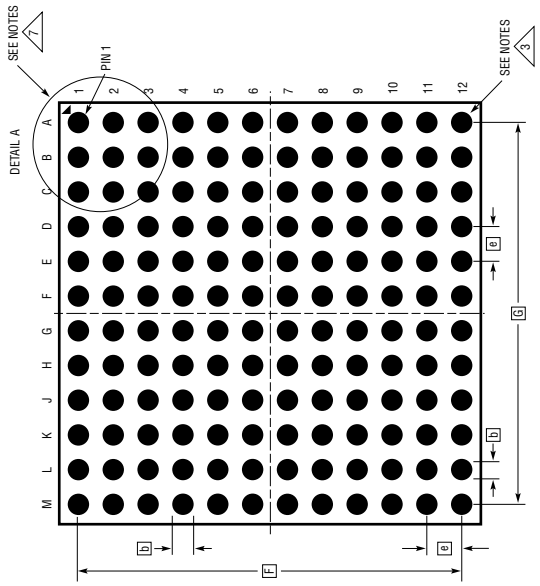
引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能
A1	V_{OUT1}	B1	V_{OUT1}	C1	V_{OUT1}	D1	GND	E1	GND	F1	GND
A2	V_{OUT1}	B2	V_{OUT1}	C2	V_{OUT1}	D2	GND	E2	GND	F2	GND
A3	V_{OUT1}	B3	V_{OUT1}	C3	V_{OUT1}	D3	GND	E3	GND	F3	GND
A4	V_{OUT1}	B4	V_{OUT1}	C4	V_{OUT1}	D4	GND	E4	GND	F4	MODE_PLLIN
A5	V_{OUT1}	B5	V_{OUT1}	C5	V_{OUT1S}	D5	V_{FB1}	E5	TRACK1	F5	RUN1
A6	GND	B6	GND	C6	f_{SET}	D6	SGND	E6	COMP1	F6	SGND
A7	GND	B7	GND	C7	SGND	D7	V_{FB2}	E7	COMP2	F7	SGND
A8	V_{OUT2}	B8	V_{OUT2}	C8	V_{OUT2S}	D8	TRACK2	E8	DIFFP	F8	DIFFOUT
A9	V_{OUT2}	B9	V_{OUT2}	C9	V_{OUT2}	D9	GND	E9	DIFFN	F9	RUN2
A10	V_{OUT2}	B10	V_{OUT2}	C10	V_{OUT2}	D10	GND	E10	GND	F10	GND
A11	V_{OUT2}	B11	V_{OUT2}	C11	V_{OUT2}	D11	GND	E11	GND	F11	GND
A12	V_{OUT2}	B12	V_{OUT2}	C12	V_{OUT2}	D12	GND	E12	GND	F12	GND

引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能	引脚标识	功能
G1	GND	H1	GND	J1	GND	K1	GND	L1	GND	M1	GND
G2	SW1	H2	GND	J2	V_{IN}	K2	V_{IN}	L2	V_{IN}	M2	V_{IN}
G3	GND	H3	GND	J3	V_{IN}	K3	V_{IN}	L3	V_{IN}	M3	V_{IN}
G4	PHASMD	H4	GND	J4	V_{IN}	K4	V_{IN}	L4	V_{IN}	M4	V_{IN}
G5	CLKOUT	H5	GND	J5	GND	K5	GND	L5	V_{IN}	M5	V_{IN}
G6	SGND	H6	GND	J6	TEMP	K6	GND	L6	V_{IN}	M6	V_{IN}
G7	SGND	H7	GND	J7	$EXTV_{CC}$	K7	GND	L7	V_{IN}	M7	V_{IN}
G8	PGOOD2	H8	$INTV_{CC}$	J8	GND	K8	GND	L8	V_{IN}	M8	V_{IN}
G9	PGOOD1	H9	GND	J9	V_{IN}	K9	V_{IN}	L9	V_{IN}	M9	V_{IN}
G10	GND	H10	GND	J10	V_{IN}	K10	V_{IN}	L10	V_{IN}	M10	V_{IN}
G11	SW2	H11	GND	J11	V_{IN}	K11	V_{IN}	L11	V_{IN}	M11	V_{IN}
G12	GND	H12	GND	J12	GND	K12	GND	L12	GND	M12	GND

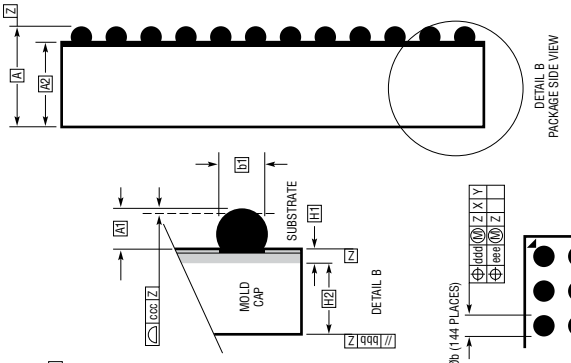
无锡市至诚微电子有限公司
www.zcc-china.cn

封装描述

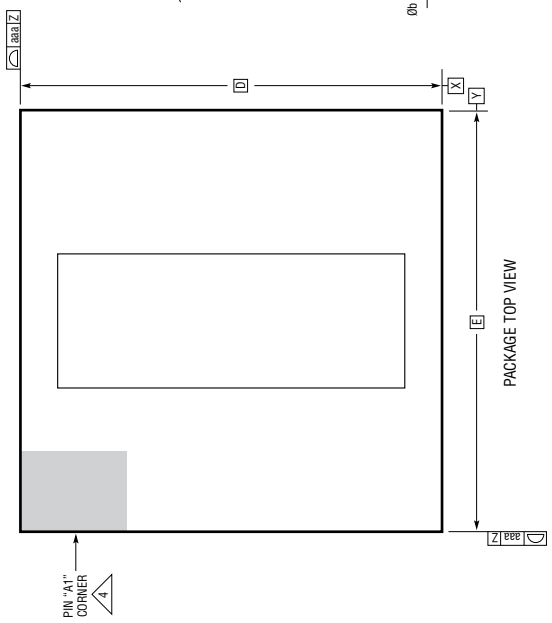
BGA 封装
144 引脚 (16mm x 16mm × 5.01mm)
(参考 LTC DWG # 05-08-1523 Rev∅)

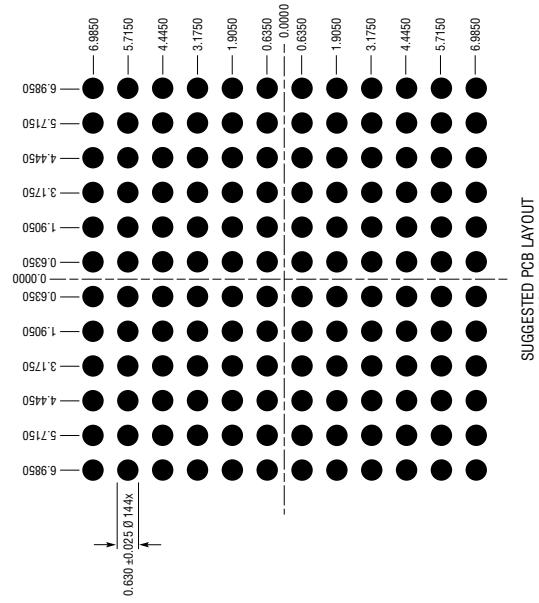


NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
2. ALL DIMENSIONS ARE IN MILLIMETERS
3. BALL DESIGNATION PER JESD MS-028 AND JEP95
4. DETAILS OF PIN #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
5. PRIMARY DATUM -Z- IS SEATING PLANE
6. SOLDER BALL COMPOSITION IS 96.5% Sn/3.0% Ag/0.5% Cu
7. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG µModule PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY



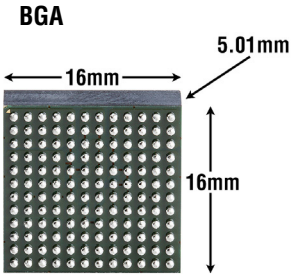
DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	4.81	5.01	5.21	
A1	0.50	0.60	0.70	
A2	4.31	4.41	4.51	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		16.00		
E		16.00		
e		1.27		
F		13.97		
G		13.97		
H1	0.36	0.41	0.46	
H2	3.95	4.00	4.05	
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.30	
eee			0.15	
TOTAL NUMBER OF BALLS: 144				





无锡市至诚微电子有限公司
www.zcc-china.cn

封装照片



设计资源

主题	描述	
µModule 设计和制造资源	设计： • 选择指南 • 演示板和光绘文件 • 免费仿真工具	制造： • 快速入门指南 • PCB 设计、装配和制造指引 • 封装和电路板级可靠性
µModule 稳压器产品搜索	1. 按参数进行产品表格的分类并将结果下载为一个电子数据表。 2. 采用快速电源搜索参数表进行搜索。 Quick Power Search Input V_{in} (Min) V V_{in} (Max) V Output V_{out} V I_{out} A Search	
技术短片	详细介绍怎样对 µModule 产品的电性能和热性能进行工作台测试的视频短片。	
数字电源系统管理	凌力尔特的数字电源管理 IC 系列是高度集成的解决方案，其可提供包括电源监视、监控、裕度调节和排序在内的基本功能，并具有用于存储用户配置和故障记录的 EEPROM。	

相关器件

器件型号	描述	备注
ZCC4630	电流低于 ZCC4650；双通道 18A 或单通道 36A	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 15V，0.6V ≤ V_{OUT} ≤ 1.8V，15mm x 15mm x 4.41mm LGA 封装和 15mm x 15mm x 5.01mm BGA 封装
ZCC4630A	比 ZCC4650 低的电流和高的 V_{OUT}；高达 5.3V_{OUT}，双通道 18A 或单通道 36A	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 15V，0.6V ≤ V_{OUT} ≤ 5.3V，15mm x 15mm x 4.41mm LGA 封装
ZCC4630-1	电流低于 ZCC4650，采用外部补偿，并具有 ±0.8% (–1A) 或 ±1.5% (–1B) V_{OUT} 准确度	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 15V，0.6V ≤ V_{OUT} ≤ 1.8V，15mm x 15mm x 5.01mm BGA 封装
ZCC4620	电流低于 ZCC4650；双通道 13A 或单通道 26A	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 16V，0.6V ≤ V_{OUT} ≤ 5.3V，15mm x 15mm x 4.41mm LGA 封装和 15mm x 15mm x 5.01mm BGA 封装
ZCC4620A	比 ZCC4650 低的电流和高的 V_{OUT}；高达 5.3V_{OUT}，双通道 13A 或单通道 26A	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 16V，0.6V ≤ V_{OUT} ≤ 2.5V，15mm x 15mm x 4.41mm LGA 封装和 15mm x 15mm x 5.01mm BGA 封装
ZCC4628	比 ZCC4650 低的电流、高的 V_{IN} 和 V_{OUT}；双通道 8A 或单通道 16A	引脚与 ZCC4650 兼容；4.5V ≤ V_{IN} ≤ 26.5V，0.6V ≤ V_{OUT} ≤ 5.5V，15mm x 15mm x 4.32mm LGA 封装和 15mm x 15mm x 4.92mm BGA 封装
ZCC4677	具数字电源系统管理 (PSM) 功能的双通道 18A 或双通道 36A	4.5V ≤ V_{IN} ≤ 16V，0.5V ≤ V_{OUT} ≤ 1.8V。16mm x 16mm x 5.01mm BGA 封装
ZCC4644	四通道 4A	4V ≤ V_{IN} ≤ 14V，0.6V ≤ V_{OUT} ≤ 5.5V。9mm x 15mm x 5.01mm BGA 封装
ZCC4639	较低的 V_{IN} (2.375V ≤ V_{IN} ≤ 7V)，20A	0.6V ≤ V_{OUT} ≤ 5.5V。15mm x 15mm x 4.92mm BGA 封装